

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-025459

(43)Date of publication of application : 29.01.1999

(51)Int.Cl. G11B 7/00

G11B 19/02

G11B 20/10

G11B 20/12

(21)Application number : 09-176689 (71)Applicant : SONY CORP

(22)Date of filing : 02.07.1997 (72)Inventor : NAGARA TORU

TERADA AKIO

KONDO MASAMICHI

NOMOTO TADAAKI

(54) DEVICE FOR RECORDING AND REPRODUCING INFORMATION AND METHOD THEREFOR AND TRANSMISSION MEDIUM

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce damage in an area where data are overlappedly recorded by controlling intensity of light in order to form a 1st area where information is recorded, a 2nd area where information is erased and a 3rd area where information is neither recorded nor erased in the recording area where partly overlapped information is recorded.

SOLUTION: Recording and reproducing processing of test data in an innermost circumferential OPC area of a disk 1 is carried out by a controller 7. Then, a

parameter corresponding to a variable (n) is set in a register 6 of a servo circuit 5. Then, the servo circuit 5 is controlled to be executed in a unit of an ECC block, and a laser diode driving circuit 21 is controlled by the servod circuit 5, so as to control laser beam intensity C for a cooling period of a laser diode 11 to be regulated at a set value Icool-1, the intensity W for recording data to be regulated at a set value Iwrite-1, and the intensity for erasing data E to be regulated at a set value Ierase-1.

LEGAL STATUS [Date of request for examination] 05.02.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] So that a part may overlap the record section which adjoins the before side on a generating means to generate the light for recording or reproducing information to an information record medium, and the truck of said information record medium and the next record section may be formed To said record section recorded by information overlapping at least a timing-control means to control the timing of

informational record The information record regenerative apparatus characterized by having the control means on the strength which controls luminous intensity so that the 3rd field where the 1st field which recorded information, the 2nd field which eliminated information, and information are not recorded, and elimination is not carried out, either may be formed.

[Claim 2] It is the information record regenerative apparatus according to claim 1 which the die length of said 1st field and 2nd field is made into the die length of the minimum reversal spacing of said information, and is characterized by making the die length of said 3rd field into the die length of the maximum reversal spacing of said information.

[Claim 3] In the next record section of the record section in which said 1st field of said minimum reversal spacing, the 2nd field, and said 3rd field of said maximum reversal spacing are formed, said control means on the strength The information record regenerative apparatus according to claim 2 characterized by controlling luminous intensity so that the 4th field of the minimum reversal spacing which recorded information, and the 5th field of the maximum reversal spacing which eliminated information may be formed.

[Claim 4] The field in which said record medium is the optical disk of a phase change mold, and said the 1st field thru/or 3rd field is formed is an information record regenerative apparatus according to claim 1 characterized by being an APC field.

[Claim 5] So that a part may overlap the record section which adjoins the before side on the generating step which generates the light for recording or reproducing information to an information record medium, and the truck of said information record medium and the next record section may be formed To said record section recorded by information overlapping at least the timing-control step which controls the timing of informational record The information record playback approach characterized by having the on-the-strength control step which controls luminous intensity so that the 3rd field where the 1st field which recorded information, the 2nd field which eliminated information, and information are not recorded, and elimination is not carried out, either may be formed.

[Claim 6] So that a part may overlap the record section which adjoins the before side on the truck of an information record medium and the next record section may be formed in it To said record section recorded by information overlapping at least the timing-control step which controls the timing of informational record So that the 3rd field where the 1st field which recorded information, the 2nd field which eliminated information, and information are not recorded, and elimination is not carried out, either may be formed The transmission medium characterized by transmitting the program which equips said information record medium with the on-the-strength control step which controls the luminous intensity for recording or reproducing information.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] When overlapping and recording a part of information on an information record regenerative apparatus and an approach, and a list about a transmission medium, as especially this invention records a predetermined pattern, it relates to a transmission medium at the information record regenerative apparatus made it whose breakage done to an information record medium decrease and an approach, and a list.

[0002]

[Description of the Prior Art] There are two kinds of RAM disks in which both [the ROM disk only for playbacks, record (rewriting) of data, and reproductive / both] are possible of optical disks. The ROM disk is recorded continuously, without data breaking off. Therefore, the DPD (Differential Phase Detection) method using the edge of the cross direction of the mark (in addition in this description, the physical pit formed more unevenly shall also be included in the concept of a mark) currently formed on the disk can perform tracking control.

[0003] On the other hand, in the condition that data are not recorded, as for a RAM disk, the field in the condition (that is, the edge of a cross direction does not exist) that the mark is not formed in the truck is formed. The groove is usually formed so that, as for the optical disk unit recorded or reproduced, tracking can do data also in the condition that data are not recorded, to a RAM disk. And tracking is performed using the side attachment wall (side attachment wall of a truck) of this groove. Since the edge of the longitudinal direction of a mark corresponds with the side attachment wall of a groove even if the groove is not formed, the optical disk unit for RAM disks is equipped with a ROM disk, tracking control is performed, and a ROM disk can reproduce data.

[0004] However, if the optical disk unit only for ROM disks which performs tracking by the DPD method is equipped with the RAM disk in which the section when data are not recorded at least on a part exists, since tracking control cannot be performed in the section when data are not recorded, it becomes difficult to drive a RAM disk to accuracy. Then, also in the optical disk unit only for ROM disks, in order to enable it to drive a RAM disk, the non-recorded section of data needs to be made not to be formed in a RAM disk.

[0005] Then, although made as [record / data / per ECC block] in the RAM disk When recording the data of the following ECC block behind a pre- ECC block, It is made as [form / the section which the part overlaps and is recorded, originates in a jitter etc. and is not recording data between a pre- ECC block and the following ECC

block].

[0006] That is, he is trying to repeat and record the mark (record mark) of the die length of 4T, and the mark (elimination mark) of the die length of 4T on the section which overlaps data in the conventional RAM disk, as shown in drawing 13 .

[0007]

[Problem(s) to be Solved by the Invention] Thus, since the RAM disk was made as [record / that a part of data overlap], when data were rewritten repeatedly, the count of day 3 TA rewriting of the overlapping field became twice the number of data rewritings of a field not overlapping, and had the technical problem by which the dependability over the count of data rewriting is spoiled so much.

[0008] Moreover, since the section which overlaps and records data was made into APC (Automatic Power Control) area and he was trying to usually adjust the power of the laser when recording data from the write-in condition of the data in the section, when the field received breakage, it had the technical problem to which it becomes difficult to set the power of laser as accuracy.

[0009] Furthermore, although OPC (Optional Power Control) area is formed in the most inner circumference of an optical disk and APC area was formed also there, the technical problem to which the adjustment to change of the operating environment of an optical disk unit will also become difficult from the record condition of the data in that APC area if the APC area of this field receives breakage since it is made to adjust luminous intensity at the time of changing the operating environment of an optical disk unit after equipping with an optical disk occurred.

[0010] This invention is made in view of such a situation, and it is made for its breakage in the field to which data are recorded by overlapping to decrease as much as possible.

[0011]

[Means for Solving the Problem] An information record regenerative apparatus according to claim 1 so that a part may overlap the record section which adjoins the before side on a generating means to generate the light for recording or reproducing information to an information record medium, and the truck of an information record medium and the next record section may be formed To the record section recorded by information overlapping at least a timing-control means to control the timing of informational record It is characterized by having the control means on the strength which controls luminous intensity so that the 3rd field where the 1st field which recorded information, the 2nd field which eliminated information, and information are not recorded, and elimination is not carried out, either may be formed.

[0012] The generating step which generates light for the information record playback approach according to claim 5 to record or reproduce information to an information record medium, So that a part may overlap the record section which adjoins the before side on the truck of an information record medium and the next record section

may be formed in it To the record section recorded by information overlapping at least the timing-control step which controls the timing of informational record It is characterized by having the on-the-strength control step which controls luminous intensity so that the 3rd field where the 1st field which recorded information, the 2nd field which eliminated information, and information are not recorded, and elimination is not carried out, either may be formed.

[0013] A transmission medium according to claim 6 so that a part may overlap the record section which adjoins the before side on the truck of an information record medium and the next record section may be formed in it To the record section recorded by information overlapping at least the timing-control step which controls the timing of informational record So that the 3rd field where the 1st field which recorded information, the 2nd field which eliminated information, and information are not recorded, and elimination is not carried out, either may be formed It is characterized by transmitting the program which equips an information record medium with the on-the-strength control step which controls the luminous intensity for recording or reproducing information.

[0014] In an information record regenerative apparatus according to claim 1, the information record playback approach according to claim 5, and a transmission medium according to claim 6 Luminous intensity is controlled so that the 3rd field where elimination is not carried out for the 1st field which recorded information, the 2nd field which eliminated information, and information by not carrying out record, either, either is formed in the record section where information is recorded by overlapping at least.

[0015]

[Embodiment of the Invention] Although the gestalt of operation of this invention is explained below, it is as follows, when the gestalt (however, an example) of operation [/ in the parenthesis after each means] is added and the description of this invention is described, in order to clarify response relation between each means of invention given in a claim, and the gestalt of the following operations. However, of course, this publication does not mean limiting to what indicated each means.

[0016] A generating means to generate light for an information record regenerative apparatus according to claim 1 to record or reproduce information to an information record medium (for example, laser diode 11 of drawing 1), So that a part may overlap the record section which adjoins the before side on the truck of an information record medium and the next record section may be formed in it A timing-control means to control the timing of informational record (for example, servo circuit 5 of drawing 1), So that the 3rd field where the 1st field which recorded information, the 2nd field which eliminated information, and information are not recorded, and elimination is not carried out, either may be formed in the record section where information is recorded by overlapping at least It is characterized by having the control means (for example,

servo circuit 5 of drawing 1) on the strength which controls luminous intensity.

[0017] Drawing 1 expresses the example of a configuration of the optical disk unit which applied the information record regenerative apparatus of this invention. A disk 1 is an optical disk of a phase change mold, and is made possible [rewriting data two or more times]. This disk 1 is made as [rotate / at the rate of predetermined] by the spindle motor 2. Incidence is carried out to an objective lens 14 through a beam splitter 13, it converges with an objective lens 14, and the laser beam by which the optical head 3 has the laser diode (LD) 11 driven by the laser diode actuation circuit (LDD) 21, and outgoing radiation was carried out from LD11 is made as [irradiate / a disk 1], after being changed into parallel light by the collimator lens 12. Incidence is carried out to a beam splitter 13 through an objective lens 14, and it is reflected there, and converges with a lens 18, and the reflected light from a disk 1 is made as [carry out / to photo diode (PD) 19 / incidence]. The current which PD19 outputs is transformed into a voltage signal by the current potential (I/V) conversion circuit 20, and is made as [output / to the signal regeneration decoder circuit 4 and the servo circuit 5].

[0018] Moreover, it is reflected by the beam splitter 13, it converges with a lens 15, and a part of laser beam by which outgoing radiation was carried out from LD11, and incidence was carried out to the beam splitter 13 from the collimator lens 12 is made as [carry out / to photo diode (PD) 16 / incidence]. PD16 outputs the current signal corresponding to the reinforcement of the laser beam in which LD11 carries out outgoing radiation. This current signal is made as [output / to the servo circuit 5], after being changed into a voltage signal by the current potential (I/V) conversion circuit 17.

[0019] The signal regeneration decoder circuit 4 decodes the regenerative signal from the disk 1 inputted from the current potential conversion circuit 20, and supplies decode data to a controller 7. A controller 7 processes the inputted data suitably and is made as [output / to the host computer which is not illustrated if needed].

[0020] Moreover, from the signal supplied from the current potential conversion circuit 20, the servo circuit 5 generates the control signal of a focus servo and a tracking servo, and is made as [output / to the optical head 3]. The servo circuit 5 generates a spindle servo signal, and is made as [output / to a spindle motor 2] further again.

[0021] The servo circuit 5 has further two or more registers 6 (in drawing 1 , only one register is shown for convenience), and is made as [hold / the value which controls the actuation current of LD11 supplied from the value which the current potential conversion circuit 17 outputs, a controller 7, or a host computer].

[0022] The signal encoding circuit 8 encodes the record data supplied from a controller 7, generates a write-in signal, and is made as [output / to LDD21]. LDD21 drives LD11 corresponding to this write-in signal.

[0023] Drawing 2 shows the format of the area of a disk 1. As shown in this drawing from it, the field of the predetermined range of the most inner circumference of a disk 1 is made into OPC area, and let the field of a periphery be a data area. Also in which area, the unit of record playback is considered as the ECC block. 1ECC block (32 K bytes) is constituted by 16 sector, and 1 sector is constituted by 26 frames. One frame is made into 91 bytes. The linking section of about seven frames is added to the head of each ECC block, and let the about two frames of the beginning be APC area at it. The linking section of about two frames is added behind the ECC block. Also in any of OPC area and a data area, the data of the pattern 1 or pattern 2 later mentioned with reference to drawing 5 and drawing 6 are recorded on APC area. In the case of OPC area, the data of the minimum reversal spacing (in the case of now 3 T) and the data of the maximum reversal spacing (in the case of now 11 T) are recorded on an ECC block by turns. The data which should be recorded essentially are recorded on the ECC block in a data area.

[0024] Timing is controlled by the servo circuit 5 by the disk 1, and it is made as [record / a part of / in a part of linking section of a pre- ECC block / a part of linking section of the following ECC block overlaps, and]. Drawing 3 expresses this relation. As shown in this drawing, between each ECC block, the linking section whose standard die length is eight frames is formed. The linking section of about two frames is added to the tail end of an ECC block among this linking section of eight frames, and the linking section of about seven frames is added to the head of an ECC block.

[0025] If it puts in another way, when recording one ECC block, following the linking section of about seven frames, the data of 1ECC block are written in and the linking section of about two frames is recorded following it. When the following ECC block is continuously recorded following one ECC block, the frame number of a linking section in the meantime is exactly made into eight frames. That is, a front linking section and the next linking section are not overlapped in this case.

[0026] On the other hand, when recording a new ECC block behind the ECC block already recorded on the predetermined track, data are recorded as a part of frame of the last of a linking section and its top frame overlap.

[0027] The dummy data for one frame is recorded on the termination of an ECC block following a sink SY1, and dummy data record of the die length of 53 byte**x1 is further carried out at the degree following a sink SY7. This value of x1 is made into the predetermined value between -32 and +32, and is suitably set up with a random number. Therefore, the die length of the linking section at the tail end serves as a maximum of 85 (= 53+32) cutting tool in a minimum of 21 (= 53-32) cutting tool.

[0028] In the condition that the ECC block N is recorded, when writing the new ECC block N+1 in the back, die length from the head of a linking section to the first sink SY2 is made into 46**x2 byte. The value of this x2 is also suitably set up with a random number. However, let the polarity of x2, and the polarity of x1 be reversed

polarity.

[0029] The location of the head of a linking block begins to be written from a $53 \times 1-8$ byte location from the sink SY7 of the last linking section (finishing [record]). Therefore, it considers as the field where a field with a die length of 8 bytes overlaps ahead from the edge of the last linking section, and data are recorded. However, since, as for the data writing first location of a linking section, $\times 4$ bytes of jitter is permitted, the die length of this duplicate-record field serves as a minimum of 4 ($= 8-4$) cutting tool, and serves as a maximum of 12 ($= 8+4$) cutting tool. The die length of the frame between the sink SY7 of the linking section of a pre- ECC block and the sink SY2 of the linking section of the following ECC block serves as $91 (= 53-8+46) - x1 + x2$. If it thinks including a jitter, $\times 4$ more bytes of error will generate this die length.

[0030] Hereafter, sequential arrangement of the sinks SY7, SY3, SY7, SY4, SY7, and SY0 is carried out, and an ECC block is arranged from the degree of a sink SY0 at the degree of the sink SY2 of the beginning of the linking section of the head of an ECC block.

[0031] APC area is made into the area from the head of the linking section of the head of an ECC block to the first sink SY7, the data of the pattern 1 of drawing 5 mentioned later are recorded on the first 12 bytes (maximum length's duplicate-record field) of this APC area, and the data of a pattern 2 are recorded on the remaining area.

[0032] The record mark of the die length of 4T and the elimination mark of the die length of 4T are recorded on the area of five frames to the sink SY0 of the head of an ECC block from the sink SY7 of the beginning of the linking section of about two frames added to the area of others of a linking section, i.e., the edge of an ECC block, and the linking section added to the head of an ECC block in a list by turns.

[0033] Next, actuation of the gestalt of operation of drawing 1 is explained. When an optical disk unit is equipped with a disk 1, a controller 7 performs processing (processing which records a test data on the OPC area of the most inner circumference of a disk 1, and reproduces this) shown in the flow chart of drawing 4.

[0034] That is, in step S1, a controller 7 initializes first the variable n showing the adjustment number of steps of the reinforcement of the laser beam which LD11 outputs to 1.

[0035] Next, it progresses to step S2 and a controller 7 sets the parameter corresponding to Variable n as the register 6 of the servo circuit 6. Namely, Icool_n, Iwrite_n, and Ierase_n are set as a register 6 at this time (in now, it is $n=1$). Icool_n expresses the value of the actuation current (driver voltage) of LD11 for generating the laser beam of the reinforcement of a cooling period to LD11. The reinforcement of the laser beam of this cooling period is expressed with the alphabetic character C in drawing 5 (A) and drawing 6 (A).

[0036] Iwrite_n is expressed with a degree type.

Iwrite_n = Icool_n + delta CW_n [0037] Iwrite_n expresses the value of the actuation

current (driver voltage) for generating the laser beam of the reinforcement (reinforcement shown in the alphabetic character W in drawing 5 (A) and drawing 6 (A)) when recording data on LD11. ΔCW_n in a top type is a constant, the difference of I_{write_n} and I_{cool_n} is supported and the value which added ΔCW_n to I_{cool_n} is set up as I_{write_n} .

[0038] When generating the laser beam of the reinforcement at the time of making LD11 eliminate data (reinforcement shown in the alphabetic character E in drawing 5 (A) and drawing 6 (A)), I_{erase_n} means the value of the actuation current (driver voltage) supplied, and is expressed with a degree type.

$I_{erase_n} = I_{cool_n} + \Delta CE_n$ [0039] ΔCE_n in a top type is a constant and the value which added this constant to I_{cool_n} is set to I_{erase_n} .

[0040] Although the detail is mentioned later, these values are set as the register 61 of APC circuit 41-i shown in drawing 11 mentioned later. Moreover, since it is $n = 1$ in now, the smallest value is set to these values.

[0041] Next, it progresses to step S3, and a controller 7 controls the servo circuit 5 and performs write-in actuation per ECC block.

[0042] Namely, the servo circuit 5 controls LDD21, and it controls it so that set point I_{cool_1} prescribes the reinforcement C of the laser beam of the cooling period of LD11, set point I_{write_1} prescribes the reinforcement W when recording data and set point I_{erase_1} prescribes the reinforcement E when eliminating data.

[0043] Moreover, as shown in drawing 3, in 8 bytes of section of the beginning of APC area, a controller 7 generates the data of the pattern 1 shown in drawing 5, generates the data of the pattern 2 shown in drawing 6 in the remaining section of APC area, and supplies them to the signal encoding circuit 8. The signal encoding circuit 8 changes the inputted data into a write-in corresponding signal, and supplies them to LDD21. As shown in drawing 5, let the pattern 1 be the pattern with which the non-signal section of the mark (record mark) of the die length of the minimum reversal spacing (3T), the mark (elimination mark) of the die length of the minimum reversal spacing, and the die length of the maximum reversal spacing (11T) is repeated. On the other hand, let the pattern 2 shown in drawing 6 be the pattern with which the mark (record mark) of the minimum reversal spacing and the mark (elimination mark) of the maximum reversal spacing are repeated.

[0044] If the laser beam of predetermined reinforcement is generated from LD11, it will be changed into parallel light by the collimator lens 12, incidence will be carried out to an objective lens 14 through a beam splitter 13, it will converge there, and this laser beam will be irradiated by the disk 1. Consequently, the mark corresponding to a pattern 1 or a pattern 2 is formed in the APC area in the OPC area of a disk 1.

[0045] After recording the mark (record mark) of the period of 3T, in order to record the mark (elimination mark) of the period of 3T, theoretically, it is the period of 0.5T, and reinforcement W during the write-in period of 3T, and the record mark of 3T can

be recorded by generating the next period of $0.5T$, and three light pulses which are reinforcement C. Moreover, the elimination mark of the period of $3T$ can be formed with outputting the elimination period of $3T$, and the laser beam of reinforcement E. However, when the laser beam of reinforcement W is irradiated, a disk 1 will have heat and that it is cooled will take time amount. As shown in drawing 5 (A), actually then, the reinforcement of a laser beam By considering as the period of $0.5T$, and reinforcement W first, considering as the next period of $0.5T$, and reinforcement C, considering as the next period of $0.5T$, and reinforcement W, considering as the next period of $1T$, and reinforcement C, and considering as the next period of $3.5T$, and reinforcement E As shown in drawing 5 (E), the record mark of $3T$ and the elimination mark of $3T$ are recordable with a phase change.

[0046] Let reinforcement of a laser beam be reinforcement C at the next period of $11T$. Although this reinforcement C has reinforcement larger than the reinforcement R when reading data, the mark by which record is not carried out to a disk 1, either, and the mark is already recorded on it serves as reinforcement of extent to which elimination is not carried out, either. Therefore, the period of $11T$ serves as a non-record section which does not record a record mark or elimination mark, either.

[0047] It is reflected by the beam splitter 13 and incidence of a part of laser beam in which LD11 carried out outgoing radiation is carried out to PD16 through a lens 15. Therefore, the signal corresponding to the reinforcement of the laser beam to which LD11 carried out outgoing radiation of PD16 actually is outputted. Electrical-potential-difference signal transformation of this signal is carried out by the current potential conversion circuit 17, and it is supplied to the servo circuit 5. The reinforcement (the value I_{pcool} which PD16 outputs) of the laser beam in which LD11 carries out outgoing radiation applies an APC servo so that it may be in agreement with set point I_{cool_1} set up at step S2, until a cooling period expires, after the cooling period of the die length of $11T$ begins and the period of $1T$ passes, as the servo circuit 5 is shown in drawing 5 (B).

[0048] Moreover, as shown in drawing 5 (C), an APC servo is applied so that the reinforcement (value I_{perase_1} which PD16 outputs) of the laser beam in which LD11 carries out outgoing radiation may be in agreement with value I_{erase_1} set as the reference register 61 at step S2, until the elimination period of reinforcement E expires after reinforcement E is set up, and the period of $1T$ passes.

[0049] furthermore, from the time of the period of $1T$ having passed, since the laser beam of reinforcement W came to be generated as shown in drawing 5 (D) (to timing to which with a reinforcement $[2nd / W]$ light is generated) The period of $1T$, reinforcement of the laser beam in which LD11 carries out outgoing radiation (an APC servo is applied as in agreement with value I_{write_1} set up at step S2 in value I_{pwrite_1} which PD16 outputs.)

[0050] As shown in drawing 5 (E), a non-record section is formed in the section when

an ECC block may be written in a pre- ECC block by overlapping. In this non-record section, data will be written in a duplex. Moreover, the die length of a non-record section is the die length of 11T, it is die length equal to the maximum reversal spacing in the data storage area of 24 frames, and existing as specification top data is the greatest die length permitted. Therefore, the count of writing of the disk 1 in the field to which it overlaps so much and data are written in can be reduced. Consequently, breakage on a disk 1 can be controlled so much.

[0051] On the other hand, in the remaining section of APC area, as shown in drawing 6 (E), the record mark of the section of 3T and the elimination mark of the section of 11T are recorded by turns. Although what is necessary is for that to generate the next period of 0.5T, and three light pulses used as reinforcement C by the period of 0.5T, and reinforcement W theoretically, to form the record mark of 3T, to generate the period of 11T, and the laser beam used as reinforcement E, and just to form an elimination mark, as mentioned above, it is necessary actually to take into consideration the accumulation effectiveness of an optical disk 1. Then, as shown in drawing 6 (A), after generating the 0.5T next period and two pulses used as reinforcement C by the period of 0.5T, and reinforcement W, it controls to become the period of 12T, and reinforcement E. Thereby, as shown in drawing 6 (E), the record mark of the die length of 3T and the elimination mark of the die length of 11T are recordable.

[0052] In the section which records this pattern 2, as shown in drawing 6 (C) After the light of reinforcement E occurs and the period of 1T passes, while the light of reinforcement E continues and is generated (until reinforcement is changed into reinforcement W from reinforcement E), An APC servo is applied so that the reinforcement (output-value $I_{\text{perase_1}}$ of PD16) of the laser beam in which LD11 carried out outgoing radiation may become equal to set point $I_{\text{erase_1}}$ set up at step S2. Moreover, as shown in drawing 6 (D), after with a reinforcement [2nd / W] light is generated, an APC servo is applied so that the period of 1T and the reinforcement (output $I_{\text{pwrite_1}}$ of PD16) of the laser beam which LD11 outputs may become equal to set point $I_{\text{write_1}}$ set up at step S2.

[0053] As shown in drawing 6 (B), APC actuation of a cooling period is not performed but the result of the APC servo of the reinforcement C of the cooling period in the section of a pattern 1 is held as it is.

[0054] In addition, as shown in drawing 5 and drawing 6 , it is for performing APC actuation that only 1 T are delaying the timing of initiation of APC actuation, after actuation is stabilized.

[0055] After APC area is completed, in the continuing data storage area of 24 frames, the record mark of 3T and the elimination mark of 11T are recorded by turns as a test data. In addition, in this data storage area of 24 frames, APC control is not performed but the reinforcement of the cooling period of the last of APC area, a write-in period,

or an elimination period is held as it is (however, in a write-in period and an elimination period, it may be made to perform APC actuation).

[0056] In addition, when the data for 1ECC block are recorded as mentioned above, output I_{pcool_1} of PD16 in front of the completion of record is held at the register 6 of the servo circuit 5.

[0057] Next, it progresses to step S4 and it is judged whether Variable n is 8. Since it is $n=1$ in now, it progresses to step S5, and the increment only of 1 is carried out and Variable n is set to $n=2$.

[0058] Next, return and a controller 7 set set point I_{cool_2} corresponding to $n=2$, I_{write_2} , and I_{erase_2} as step S2 at the reference register 61 of the servo circuit 5. Let these values be larger values a little than the case in $n=1$.

[0059] And the same write-in actuation as the case where it progressed and mentions above to step S3 is performed.

[0060] In step S4, it is repeatedly performed until it judges that it was set to $n=8$ by such write-in actuation. That is, in the case of this example, write-in actuation corresponding to eight different reference data will be performed.

[0061] Drawing 7 expresses signs that the data of an ECC block (n) and the following ECC block ($n+1$) are written in as mentioned above.

[0062] As shown in drawing 7 (B), in the ECC block (n) of drawing 7 (A), the value set as a reference register is a value corresponding to n , and is a value corresponding to ($n+1$) in an ECC block ($n+1$).

[0063] Although APC actuation is performed in all the reinforcement of reinforcement C, reinforcement E, and reinforcement W in the section of a pattern 1 as shown in drawing 7 (C), in the section of a pattern 2, it is held about reinforcement C and APC actuation is performed only about reinforcement E and reinforcement W. In the linking section of five frames, and the following ECC block, it is held about all reinforcement.

[0064] Consequently, as shown in drawing 7 (D), the level of the reinforcement C of LD11 is adjusted to the value set up at step S2 in the section of a pattern 1.

[0065] On the other hand, as it is indicated in (F) as drawing 7 (E), the level of LD11 of reinforcement E and reinforcement W cannot be enough adjusted to the value corresponding to the reinforcement set up at step S2 in the section of a pattern 1. As this shows drawing 5, the APC section about reinforcement E and reinforcement W is because it is very short compared with the APC section of reinforcement C.

[0066] Then, he is trying for the synthetic time amount of APC actuation of reinforcement E and reinforcement W to become long in a pattern 2, as shown in drawing 6. Consequently, as it is indicated in (F) as drawing 7 (E), in the section of a pattern 2, it can adjust to the reinforcement which set up the reinforcement of LD11 of reinforcement E and reinforcement W at step S2.

[0067] It is shown that drawing 7 (G) stores in a register value I_{pcool_n} which PD16 outputs in the timing which APC actuation of the pattern 2 of an ECC block (n) ended.

Moreover, it is shown that value $Ipcool_n + 1$ which PD16 outputs stores drawing 7 (H) in a register in the timing which APC actuation of the pattern 2 of an ECC block ($n+1$) ended. In addition, you may make it store ΔCW_n and ΔCE_n in a register if needed at this time.

[0068] Since it is $n = 8$ in the case of the example of processing of drawing 4, the processing result about eight ECC blocks is held at eight registers 6.

[0069] After returning to drawing 4 and completing the writing of the test data about eight ECC blocks as mentioned above next, it progresses step S6, a controller 7 controls the servo circuit 5, and $Iread_default$ is set up as the set point $Iread$ to the reference register for setting up the reinforcement R of the laser beam for playback. This $Iread_default$ is the value beforehand set as the controller 7 as a default. The servo circuit 5 applies an APC servo so that the reinforcement (the output $Ipread$ of PD16) of the laser beam in which carries out the monitor of the output $Ipread$ of PD16, and LD11 carries out outgoing radiation may become equal to the set point $Iread$ held to the reference register of the register 6 of the servo circuit 5.

[0070] And a controller 7 reproduces the data of eight ECC blocks which performed write-in actuation at step S3.

[0071] After incidence is carried out to a beam splitter 13 through an objective lens 14 and being reflected there, it converges with a lens 18 and incidence of the laser beam reflected by the disk 1 is carried out to PD19. The current signal outputted from PD19 is transformed into a voltage signal by the current potential conversion circuit 20, and is supplied to the servo circuit 5. The servo circuit 5 performs assessment processing after step S7 using this input. Moreover, the servo circuit 5 is memorized to a register 6 by making into $Iread_opc$ the signal $Ipread$ which PD16 outputs, when reading the data of each ECC block.

[0072] In step S7, the servo circuit 5 initializes the first rate of change ($n = 1$) (it mentions later) as the best rate of change. That is, it initializes with $m = 1$.

[0073] Next, it progresses to step S8 and the servo circuit 5 is set to $n = 2$. Furthermore, the servo circuit 5 judges whether the rate of change of n (in the case of now $n = 2$) is better than the best rate of change (rate of change of $n = 1$) in step S9. Here, rate of change means the rate of change of the ratio ($A3 / A11$) of the signal level A11 of the elimination mark of the die length of 11T as signal level A3 of the record mark of the die length of 3T recorded into the data area of 24 frames. After this rate of change becomes large gradually and presents a peak as are shown in drawing 8, and the value of n becomes large in order from 1 8, it decreases again. Here, after rate of change becomes a peak, the rate of change which became smaller than a peak shall be detected as the best rate of change.

[0074] In step S9, when it judges that the rate of change of n (in the case of now $n = 2$) is good from the best rate of change (in the case of now rate of change of $n = 1$), it progresses to step S10 and the rate of change of n is substituted for the best rate of

change. That is, it considers as $m=n$ (in now, referred to as $m=2$). In step S9, when it judges that the rate of change of n is not good from the best rate of change, processing of step S10 is skipped.

[0075] And in step S11, it is judged whether it was set to $n=8$, if it is not $n=8$, it will progress to step S12, and the increment of the n is carried out only for 1, and return and processing after it are again performed repeatedly by step S9.

[0076] When judged with it being $n=8$, it progresses to step S13 and I_{cool_m} is set [in / as mentioned above / step S11] as I_{cool_init} . Moreover, ΔCE_m is set as ΔCE_init and ΔCW_m is set as ΔCW_init .

[0077] It means that a test data is recorded adjusting to a value which is different in the reinforcement of LD11 as mentioned above in OPC area, and the reinforcement C (I_{cool_init}), the reinforcement E ($I_{erase_init}=I_{cool_init}+\Delta CE_init$), and reinforcement W ($I_{write_init}=I_{cool_init}+\Delta CW_init$) of optimal LD11 were obtained by reproducing this.

[0078] Next, when ordered in the writing of original data to a disk 1, processing shown in the flow chart of drawing 9 is performed. The servo circuit 5 sets first value I_{cool_init} acquired at step S13 of drawing 4 as the set point I_{cool} of the reference register for controlling APC actuation of a cooling period in step S31. Moreover, the value ($I_{cool_init}+\Delta CE_init$) adding value ΔCE_init acquired at step S13 to I_{cool_init} is set as the set point I_{erase} of the reference register for carrying out APC control of the elimination period. Furthermore, the value which added value ΔCW_init for which I_{cool_init} was asked at step S13 of drawing 4 to the set point I_{write} of the reference register which controls APC actuation of a write-in period is set up.

[0079] Next, it progresses to step S32, and a controller 7 generates the data of a pattern 1 in the duplicate-record field of the APC area in a data area, writes them in in the signal encoding circuit 8, and is transformed to a signal. LDD21 controls LD11 corresponding to this write-in signal, and carries out outgoing radiation of the laser beam of predetermined reinforcement. At this time, the servo circuit 5 performs APC actuation which was mentioned above in the case of which [of a cooling period an elimination period, and a write-in period]. That is, in a cooling period, an elimination period, or a write-in period, an APC servo is applied so that the signals I_{pcool} , I_{perase} , and I_{pwrite} which PD16 outputs may become equal to the values I_{cool} , I_{erase} , and I_{write} set up at step S31.

[0080] A controller 7 generates the data of a pattern 2, writes this in the signal code circuit 8, and is made to change it into a signal in the period of others of APC area in step S33. Moreover, at the time of a cooling period, the servo circuit 5 makes an APC circuit a HOLD status, and performs APC actuation at the time of an elimination period or a write-in period.

[0081] In step S34, a controller 7 generates the data written in a data storage area.

This data is the signal encoding circuit 8, is changed into a write-in signal and supplied to LDD21. LDD21 controls LD11 corresponding to this data, and generates the laser beam of the reinforcement corresponding to record data. Moreover, in the case of which [of a cooling period, an elimination period, and a write-in period], the servo circuit 5 makes a HOLD status an APC circuit (with reference to drawing 11 , it mentions later) at this time. Or it writes in with an elimination period and may be made to perform APC actuation only in a period again.

[0082] Next, when ordered in playback of the data recorded on the data area of a disk 1, processing shown in the flow chart of drawing 10 is performed. In step S41, the servo circuit 5 first sets up value Iread_default currently beforehand prepared for the set point Iread of the reference register 61 of the APC circuit for playback (APC circuit 41-2 of drawing 11 mentioned later). And read-out actuation is performed in step S42. That is, at this time, the servo circuit 5 applies an APC servo so that it may be in agreement with the value Iread from which the value Ipread which PD16 outputs was set as the reference register at step S41. Moreover, after the regenerative signal which PD19 outputs at this time is changed into a voltage signal by the current potential conversion circuit 20, it is supplied to the signal regeneration decoder circuit 4. The signal regeneration decoder circuit 4 decodes the inputted signal, and outputs it to a controller 7. A controller 7 is outputted to the host computer which does not illustrate the inputted playback data.

[0083] In step S43, it judges whether the servo circuit 5 has the absolute value of the difference of the value Ipread which PD16 outputs, and the value Iread set as the reference register larger than the reference value Ref set up beforehand. When judged with the absolute value of both difference not being larger than a reference value Ref, it progresses to step S44, and processing is ended when it stands by until it was judged with read-out actuation having been completed, and read-out actuation is completed.

[0084] When it judges that the absolute value of the difference of the value of Iread and the value of Ipread is larger than a reference value Ref and read-out actuation is completed after standing by until it progressed to step S45 and read-out actuation was completed, the servo circuit 5 makes a focus servo turn off in step S46 in step S43. And in step S47, the servo circuit 5 sets up the value of value Iread_opc set up when reproducing the data written in value Iread_default initialized at step S41 at the time of read-out actuation in step S6 of drawing 4 in OPC area. In OPC area, this Iread_opc reads data actually, since it is a value when the optimal result is obtained, it originates in change of the operating environment of an optical disk unit etc., and also when the relation between the actuation current of LD11 and the quantity of light generated actually changes, it becomes possible [obtaining the suitable playback quantity of light] by this adjustment.

[0085] Drawing 11 expresses the example of a configuration of the APC circuit

included in the servo circuit 5. In this example of a configuration, the APC circuit 41-1 performs APC actuation in a cooling period, and the APC circuit 41-2 performs APC actuation in a playback (read-out) period, the APC circuit 41-3 performs APC actuation in an elimination period, and it is made as [perform / the APC circuit 41-3 / APC actuation in a write-in period]. After the current signal which PD16 outputs is transformed into a voltage signal by the current potential conversion circuit 17, it is inputted into these APC circuit 41-1 thru/or 41-4 through the buffer amplifier 42.

[0086] In the APC circuit 41-1, the signal supplied from the buffer amplifier 42 is supplied to the hold circuit 52 through the switch 51. The hold circuit 52 is constituted by resistance 53 and the capacitor 54. The output of a hold circuit 52 is supplied to the inversed input terminal of the buffer amplifier 55 and the operational amplifier 57 which constitutes an integrator 60 through resistance 56. After D/A conversion of the output of the reference register 61 is carried out by D/A converter 62, it is inputted into the inversed input terminal of an integrator 60 through the resistance 63 for composition again.

[0087] The output of an operational amplifier 57 is connected to the inversed input terminal through the parallel circuit of resistance 58 and a capacitor 59. The non-inversed input terminal of an operational amplifier 57 is grounded.

[0088] The output of an operational amplifier 57 is connected to the non-inversed input terminal of an operational amplifier 68 through resistance 70 again. The non-inversed input terminal of an operational amplifier 68 is grounded through resistance 71. The output of an operational amplifier 68 is connected to the inversed input terminal of an operational amplifier 57 through eight switches 72 and resistance 73 again. Moreover, the output of an operational amplifier 68 is connected to the inversed input terminal through resistance 69.

[0089] After A/D conversion of the output of an operational amplifier 57 is carried out by A/D converter 64, it is supplied to the register 65-1. After D/A conversion of the output of a register 65-1 is carried out with D/A converter 66, it is connected to the inversed input terminal of an operational amplifier 68 through resistance 67. It connects with eight registers 65-2 thru/or 65-9, and the output of a register 65-1 is made again as [load / the output of a register 65-2 thru/or either of 65-9 / to a register 65-1 / further].

[0090] The output of an operational amplifier 57 is supplied to the current regulator circuit 31-1 for the cooling periods of LDD21. A current regulator circuit 31-1 generates the constant current corresponding to the output of an operational amplifier 57, and is made as [drive / through a switch 32-1 / LD11].

[0091] Although a graphic display is omitted, the APC circuit 41-2 thru/or the APC circuit 41-4 as well as the APC circuit 41-1 are constituted. The output of the APC circuit 41-2 is supplied to the current regulator circuit 31-2 for playback periods, the output of the APC circuit 41-3 is supplied to the current regulator circuit 31-3 for

elimination periods, and the output of the APC circuit 41-4 is supplied to the current regulator circuit 31-4 for write-in periods. The output of a current regulator circuit 31-2 is supplied to LD11 through the switch 32-2 set to ON at the time of a playback period, and the output of a current regulator circuit 31-3 is supplied to LD11 through the switch 32-3 set to ON at the time of an elimination period, and the output of a current regulator circuit 31-4 is supplied to LD11 through the switch 32-4 set to ON at the time of a write-in period.

[0092] Next, the actuation is explained. Icool_1 mentioned above is set to a register 61 with reversed polarity at the time of data logging in OPC area. Signal Ipcool_1 which PD16 outputs in a cooling period is supplied to the APC circuit 41-1 through the buffer amplifier 42. A switch 51 is turned off when performing hold actuation, and when performing APC actuation, it switches on. When the switch 51 is turned on, the signal inputted through the buffer amplifier 42 is inputted into an integrator 60 through a smoothing circuit 52, the buffer amplifier 55, and resistance 56. After D/A conversion of the value -Icool_1 set as the register 61 is carried out with D/A converter 62, it is inputted into this integrator 60 through resistance 63. Therefore, with an integrator 60, the difference of Ipcool_1 and -Icool_1 finds the integral, and after A/D conversion of the output is carried out with A/D converter 64, it is supplied to a register 65-1, and is held. This data is transmitted and held further at a register 65-2.

[0093] Like the following, at the time of $n = 2$ thru/or $n = 8$, Icool_2 thru/or Icool_8 are memorized, and the output of the register 65-1 at each time is transmitted [a register 65-3 thru/or] to 65-9, and is held at a register 61.

[0094] In OPC area, after being held by the sampling value of eight pieces a register 65-2 thru/or 65-9, the best value is transmitted to a register 65-1 from a register 65-2 thru/or either of 65-9, and is held.

[0095] And a switch 72 is turned on in the timing which starts the record in after that, for example, a data area, first. After D/A conversion of the value currently held at the register 65-1 is carried out with D/A converter 66, it is inputted into the inversed input terminal of an operational amplifier 68. The output of an integrator 60 is supplied to the non-inversed input terminal of an operational amplifier 68. Therefore, both difference calculates with an operational amplifier 68, and the difference is inputted into the inversed input terminal of an operational amplifier 57 through a switch 72 and resistance 73. Thereby, while the charge up of the capacitor 59 of an integrator 60 is carried out, a servo starts so that the output (output of an operational amplifier 57) of an integrator 60 may become equal to the value (value by which D/A conversion was carried out with D/A converter 66) currently held at the register 65-1.

[0096] Thus, a switch 72 is turned off once the output of an integrator 60 is set as a predetermined value. Therefore, henceforth, the difference of the signal inputted from the buffer amplifier 42 and the reference value currently held with reversed polarity at the register 61 integrates an integrator 60, the output is supplied to a current

regulator circuit 31-1, and the constant current of a predetermined value is outputted. The output is supplied to LD11 through a switch 32-1, and LD11 drives with the optimal value among the values currently held a register 65-2 thru/or 65-9.

[0097] Thus, an APC servo starts so that the reinforcement C in the cooling period of LD11 may become equal to the value I_{cool} set as the register 61. Moreover, at the time of hold actuation, a switch 51 is turned off, the output of the buffer 42 in front of OFF is held at a capacitor 54, and a servo is performed with the held value.

[0098] Same actuation is performed also in the APC circuit 41-2 thru/or 41-4.

[0099] In the example of drawing 11, although the integrator 60 in the APC circuit 41-1 was constituted in analog, constituting in digital one is also possible. Drawing 12 expresses this example. In addition, although only the configuration of the APC circuit 41-4 is shown in drawing 12, other APC circuits 41-2 thru/or 41-4 are constituted similarly.

[0100] In the example of a configuration of drawing 12, after A/D conversion of the output of a smoothing circuit 52 is carried out with A/D converter 91, it is supplied to a register 92 and held. It is held at a register 93, and after the output of a register 92 is delayed, it is supplied to a subtractor 94, while a subtractor 94 is supplied. Therefore, an offset component is canceled with a subtractor 94.

[0101] The output of a subtractor 94 is supplied to a register 95, and is held. The output of a register 95 is supplied to a subtractor 96, and the reference value currently held at the register 61 is subtracted. The output of a subtractor 96 is supplied to a register 97, and is held. While the output of a register 97 was supplied to the latter register 98, after the bit shift of it is further supplied and carried out to the bit shifter 99, it is supplied to a register 65-1. It is supplied after the bit shift of the data currently held at the register 98 is carried out to a register 65-1 by the bit shifter 100 again.

[0102] A register 65-1 holds either the output of the output or the data which carried out the bit shift of the output by the bit shifter 101, and the bit shifter 100, or the output of the bit shifter 99, and outputs it. The digital integrator is constituted by the above registers 97 and 98, 65-1, and the bit shifter 99,100,101.

[0103] After D/A conversion of the output of a register 65-1 is carried out with D/A converter 102, it is supplied to a current regulator circuit 31-1 again.

[0104] Although this invention was explained above by making an optical disk into an example, this invention can be applied also when recording information on information record media other than an optical disk optically.

[0105] Moreover, a user is provided with the program which performs various kinds of above-mentioned processings with the transmission medium which consists of record media, such as a magnetic disk and CD-ROM, and also provide for a user through transmission media, such as a network, it is made to transmit and record on record media, such as a magnetic disk and solid-state memory, and it can be made to also

make it use.

[0106]

[Effect of the Invention] According to an information record regenerative apparatus according to claim 1, the information record playback approach according to claim 5, and the transmission medium according to claim 6, like the above Since the 1st field which recorded information on the field to which information is recorded by overlapping at least, the 2nd field which eliminated information, and information controlled luminous intensity to form the 3rd field where neither record nor elimination is carried out The recording rate of the field where information is recorded by overlapping becomes possible [controlling increasing compared with other fields and controlling the breakage].

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the example of a configuration of the optical disk unit adapting the information record regenerative apparatus of this invention.

[Drawing 2] It is drawing explaining a format of the disk of drawing 1 .

[Drawing 3] It is drawing explaining the data redundancy record section of an ECC block.

[Drawing 4] It is a flow chart explaining the processing in OPC area.

[Drawing 5] It is drawing explaining a format of a pattern 1.

[Drawing 6] It is drawing explaining a format of a pattern 2.

[Drawing 7] It is a continuous timing chart explaining the writing of two ECC blocks.

[Drawing 8] It is drawing explaining the best rate of change.

[Drawing 9] It is a flow chart explaining the processing in the case of writing data in a data area.

[Drawing 10] It is a flow chart explaining the actuation in the case of reading data from a data area.

[Drawing 11] It is the circuit diagram showing the example of a configuration of an APC circuit.

[Drawing 12] It is the circuit diagram showing other examples of a configuration of an APC circuit.

[Drawing 13] It is drawing explaining the record condition of the data in the conventional APC field.

[Description of Notations]

1 Disk 3 Optical Head 5 Servo Circuit 6 Register Seven Controllers 8 Signal Encoding
Circuit 11 Laser Diode 14 Objective Lens 16 Photo Diode 21 Laser Diode Actuation
Circuit

(11)特許出願公開番号

特開平11-25459

(43)公開日 平成11年(1999)1月29日

(51)Int.Cl. ⁶	識別記号	F I	
G 1 1 B 7/00		G 1 1 B 7/00	L
19/02	5 0 1	19/02	5 0 1 B
20/10		20/10	H
20/12		20/12	

審査請求 未請求 請求項の数6 OL (全 15 頁)

(21)出願番号	特願平9-176689	(71)出願人	000002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22)出願日	平成9年(1997)7月2日	(72)発明者	長良 徹 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72)発明者	寺田 明生 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72)発明者	近藤 真通 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(74)代理人	弁理士 稲本 義雄

最終頁に続く

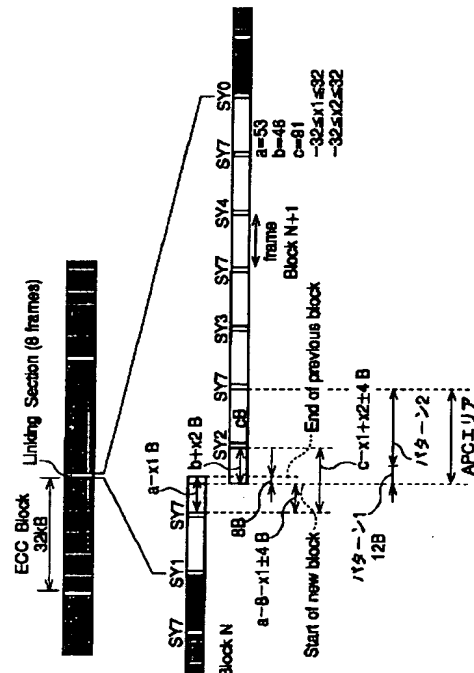
最終頁に続く

(54)【発明の名称】 情報記録再生装置および方法、並びに伝送媒体

(57) 【要約】

【課題】 データを重複して記録する部分の損傷を抑制する。

【解決手段】 前のECCブロックに、次のECCブロックを重複して記録する可能性のある先頭から12バイトの区間には、パターン1のデータを記録する。パターン1のデータは、最小反転間隔の記録マークと、最小反転間隔の消去マーク、さらに最大反転間隔の無記録領域を形成する。



【特許請求の範囲】

【請求項 1】 情報記録媒体に情報を記録または再生するための光を発生する発生手段と、
前記情報記録媒体のトラック上の前側に隣接する記録領域に一部が重複して次の記録領域が形成されるように、情報の記録のタイミングを制御するタイミング制御手段と、
少なくとも情報が重複して記録される前記記録領域に、情報を記録した第 1 の領域、情報を消去した第 2 の領域、および情報が記録されず、かつ、消去もされない第 3 の領域が形成されるように、光の強度を制御する強度制御手段とを備えることを特徴とする情報記録再生装置。

【請求項 2】 前記第 1 の領域と第 2 の領域の長さは、前記情報の最小反転間隔の長さとして、前記第 3 の領域の長さは、前記情報の最大反転間隔の長さとして、ことを特徴とする請求項 1 に記載の情報記録再生装置。

【請求項 3】 前記強度制御手段は、前記最小反転間隔の前記第 1 の領域と第 2 の領域、および前記最大反転間隔の前記第 3 の領域が形成されている記録領域の次の記録領域には、情報を記録した最小反転間隔の第 4 の領域と、情報を消去した最大反転間隔の第 5 の領域が形成されるように、光の強度を制御することを特徴とする請求項 2 に記載の情報記録再生装置。

【請求項 4】 前記記録媒体は、相変化型の光ディスクであり、
前記第 1 の領域乃至第 3 の領域が形成される領域は、APC 領域であることを特徴とする請求項 1 に記載の情報記録再生装置。

【請求項 5】 情報記録媒体に情報を記録または再生するための光を発生する発生ステップと、
前記情報記録媒体のトラック上の前側に隣接する記録領域に一部が重複して次の記録領域が形成されるように、情報の記録のタイミングを制御するタイミング制御ステップと、
少なくとも情報が重複して記録される前記記録領域に、情報を記録した第 1 の領域、情報を消去した第 2 の領域、および情報が記録されず、かつ、消去もされない第 3 の領域が形成されるように、光の強度を制御する強度制御ステップとを備えることを特徴とする情報記録再生方法。

【請求項 6】 情報記録媒体のトラック上の前側に隣接する記録領域に一部が重複して次の記録領域が形成されるように、情報の記録のタイミングを制御するタイミング制御ステップと、
少なくとも情報が重複して記録される前記記録領域に、情報を記録した第 1 の領域、情報を消去した第 2 の領域、および情報が記録されず、かつ、消去もされない第 3 の領域が形成されるように、前記情報記録媒体に情報を記録または再生するための光の強度を制御する強度制

御ステップとを備えるプログラムを伝送することを特徴とする伝送媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、情報記録再生装置および方法、並びに伝送媒体に関し、特に、一部の情報を重複して記録する場合において、所定のパターンを記録するようにして、情報記録媒体に与える損傷が少なくなるようにした、情報記録再生装置および方法、並びに伝送媒体に関する。

【0002】

【従来の技術】光ディスクには、再生専用のROMディスクと、データの記録（書換）と再生の両方が可能なRAMディスクの 2 種類がある。ROMディスクは、データが途切れることなく、連続的に記録されている。従って、ディスク上に形成されているマーク（なお、本明細書において、マークの概念には、物理的な凸凹により形成されるビットも含まれるものとする）の前後方向のエッジを利用したDPD (Differential Phase Detection) 方式でトラッキング制御を行うことができる。

【0003】一方、RAMディスクは、データが記録されていない状態においては、トラックにマークが形成されていない（すなわち、前後方向のエッジが存在しない）状態の領域が形成される。RAMディスクに対して、データを記録または再生する光ディスク装置は、データが記録されていない状態においてもトラッキングができるように、通常グループが形成されている。そして、トラッキングは、このグループの側壁（トラックの側壁）を利用して行われる。ROMディスクは、グループが形成されていないとしても、マークの左右方向のエッジが、グループの側壁と対応するので、ROMディスクをRAMディスク用の光ディスク装置に装着してトラッキング制御を行い、データを再生することは可能である。

【0004】しかしながら、少なくとも一部にデータが記録されていない区間が存在するRAMディスクを、DPD方式でトラッキングを行うROMディスク専用の光ディスク装置に装着すると、データが記録されていない区間においてトラッキング制御を行うことができないので、RAMディスクを正確にドライブすることが困難になる。そこで、ROMディスク専用の光ディスク装置においても、RAMディスクをドライブすることができるようにするには、RAMディスクにデータの無記録区間が形成されないようにする必要がある。

【0005】そこでRAMディスクにおいては、データがECCブロック単位で記録されるようになされているが、前のECCブロックの後方に、次のECCブロックのデータを記録するとき、その一部が重複して記録されるようにし、前のECCブロックと次のECCブロックとの間に、ジッタなどに起因してデータを記録していない区間が形成されてしまうことがないようになされている。

【0006】すなわち、従来のRAMディスクにおいては、データを重複する区間に、図13に示すように、4Tの長さのマーク（記録マーク）と、4Tの長さのマーク（消去マーク）を繰り返し記録するようにしている。

【0007】

【発明が解決しようとする課題】このように、RAMディスクは、データが一部重複するように記録されるようになされているため、データを何回も書き換えていると、その重複する領域のデータ書換回数は、重複しない領域のデータ書換数の2倍となり、それだけデータ書換回数に対する信頼性が損なわれる課題があった。

【0008】また、データを重複して記録する区間は、通常、APC（Automatic Power Control）エリアとされ、その区間におけるデータの書き込み状態から、データを記録するときのレーザのパワーを調整するようにしているので、その領域が損傷を受けると、正確にレーザのパワーを設定することが困難になる課題があった。

【0009】さらに、OPC（Optional Power Control）エリアが光ディスクの最内周に形成されており、そこにもAPCエリアが形成されているが、そのAPCエリアにおけるデータの記録状態から、光ディスクを装着した後、光ディスク装置の使用環境が変化した場合における光の強度の調整を行うようにしているので、この領域のAPCエリアが損傷を受けると、光ディスク装置の使用環境の変化に対する調整も困難となる課題があった。

【0010】本発明はこのような状況に鑑みてなされたものであり、データが重複して記録される領域における損傷が、できるだけ少なくなるようにするものである。

【0011】

【課題を解決するための手段】請求項1に記載の情報記録再生装置は、情報記録媒体に情報を記録または再生するための光を発生する発生手段と、情報記録媒体のトラック上の前側に隣接する記録領域に一部が重複して次の記録領域が形成されるように、情報の記録のタイミングを制御するタイミング制御手段と、少なくとも情報が重複して記録される記録領域に、情報を記録した第1の領域、情報を消去した第2の領域、および情報が記録されず、かつ、消去もされない第3の領域が形成されるように、光の強度を制御する強度制御手段とを備えることを特徴とする。

【0012】請求項5に記載の情報記録再生方法は、情報記録媒体に情報を記録または再生するための光を発生する発生ステップと、情報記録媒体のトラック上の前側に隣接する記録領域に一部が重複して次の記録領域が形成されるように、情報の記録のタイミングを制御するタイミング制御ステップと、少なくとも情報が重複して記録される記録領域に、情報を記録した第1の領域、情報を消去した第2の領域、および情報が記録されず、かつ、消去もされない第3の領域が形成されるように、光の強度を制御する強度制御ステップとを備えることを特

徴とする。

【0013】請求項6に記載の伝送媒体は、情報記録媒体のトラック上の前側に隣接する記録領域に一部が重複して次の記録領域が形成されるように、情報の記録のタイミングを制御するタイミング制御ステップと、少なくとも情報が重複して記録される記録領域に、情報を記録した第1の領域、情報を消去した第2の領域、および情報が記録されず、かつ、消去もされない第3の領域が形成されるように、情報記録媒体に情報を記録または再生するための光の強度を制御する強度制御ステップとを備えるプログラムを伝送することを特徴とする。

【0014】請求項1に記載の情報記録再生装置、請求項5に記載の情報記録再生方法、および請求項6に記載の伝送媒体においては、少なくとも情報が重複して記録される記録領域に、情報を記録した第1の領域、情報を消去した第2の領域、および情報が記録もされず、かつ、消去もされない第3の領域が形成されるように、光の強度が制御される。

【0015】

【発明の実施の形態】以下に本発明の実施の形態を説明するが、特許請求の範囲に記載の発明の各手段と以下の実施の形態との対応関係を明らかにするために、各手段の後の括弧内に、対応する実施の形態（但し一例）を付加して本発明の特徴を記述すると、次のようになる。但し勿論この記載は、各手段を記載したものに限定することを意味するものではない。

【0016】請求項1に記載の情報記録再生装置は、情報記録媒体に情報を記録または再生するための光を発生する発生手段（例えば、図1のレーザダイオード11）と、情報記録媒体のトラック上の前側に隣接する記録領域に一部が重複して次の記録領域が形成されるように、情報の記録のタイミングを制御するタイミング制御手段（例えば、図1のサーボ回路5）と、少なくとも情報が重複して記録される記録領域に、情報を記録した第1の領域、情報を消去した第2の領域、および情報が記録されず、かつ、消去もされない第3の領域が形成されるように、光の強度を制御する強度制御手段（例えば、図1のサーボ回路5）とを備えることを特徴とする。

【0017】図1は、本発明の情報記録再生装置を適用した光ディスク装置の構成例を表している。ディスク1は、相変化型の光ディスクであり、データを複数回書き換えることが可能とされている。このディスク1は、スピンドルモータ2により、所定の速度で回転されるようになされている。光学ヘッド3は、レーザダイオード駆動回路（LDD）21により駆動されるレーザダイオード（LD）11を有し、LD11より出射されたレーザ光は、コリメータレンズ12により平行光に変換された後、ビームスプリッタ13を介して対物レンズ14に入射され、対物レンズ14により収束されて、ディスク1に照射されるようになされている。ディスク1からの反

5

射光は、対物レンズ 1 4 を介してビームスプリッタ 1 3 に入射され、そこで反射されて、レンズ 1 8 により収束され、ホトダイオード (PD) 1 9 に入射されるようになされている。PD 1 9 の出力する電流は、電流電圧 (I/V) 変換回路 2 0 で電圧信号に変換され、信号再生復号回路 4 とサーボ回路 5 に出力されるようになされている。

【0 0 1 8】また、LD 1 1 より出射され、コリメータレンズ 1 2 からビームスプリッタ 1 3 に入射されたレーザー光の一部は、ビームスプリッタ 1 3 で反射され、レンズ 1 5 により収束されて、ホトダイオード (PD) 1 6 に入射されるようになされている。PD 1 6 は、LD 1 1 の出射するレーザー光の強度に対応する電流信号を出力する。この電流信号は、電流電圧 (I/V) 変換回路 1 7 で電圧信号に変換された後、サーボ回路 5 に出力されるようになされている。

【0 0 1 9】信号再生復号回路 4 は、電流電圧変換回路 2 0 より入力されたディスク 1 からの再生信号を復号し、復号データをコントローラ 7 に供給する。コントローラ 7 は、入力されたデータを適宜処理し、必要に応じて図示せぬホストコンピュータなどへ出力するようになされている。

【0 0 2 0】また、サーボ回路 5 は、電流電圧変換回路 2 0 より供給された信号から、フォーカスサーボ、トラッキングサーボの制御信号を生成し、光学ヘッド 3 に出力するようになされている。さらにまた、サーボ回路 5 は、スピンドルサーボ信号を生成し、スピンドルモータ 2 に出力するようになされている。

【0 0 2 1】サーボ回路 5 は、さらに、複数のレジスタ 6 を有し (図 1 においては、便宜上 1 個のレジスタのみが示されている)、電流電圧変換回路 1 7 の出力する値、あるいは、コントローラ 7 またはホストコンピュータから供給される LD 1 1 の駆動電流を制御する値を保持するようになされている。

【0 0 2 2】信号エンコード回路 8 は、コントローラ 7 から供給される記録データをエンコードし、書き込み信号を生成して、LDD 2 1 に出力するようになされている。LDD 2 1 は、この書き込み信号に対応して LD 1 1 を駆動する。

【0 0 2 3】図 2 は、ディスク 1 のエリアのフォーマットを示している。同図に示すように、ディスク 1 の最内周の所定の範囲の領域は OPC エリアとされ、それより外周の領域はデータエリアとされる。いずれのエリアにおいても、記録再生の単位は ECC ブロックとされている。1 ECC ブロック (3 2 キロバイト) は、1 6 セクタにより構成され、1 セクタは、2 6 フレームにより構成されている。1 フレームは 9 1 バイトとされる。各 ECC ブロックの先頭には、約 7 フレームのリンクングセクションが付加され、その最初の約 2 フレームは、APC エリアとされている。ECC ブロックの後方には、約 2 フレームの

6

リンクングセクションが付加されている。OPC エリアとデータエリアのいずれにおいても、APC エリアには、図 5 と図 6 を参照して後述する、パターン 1 またはパターン 2 のデータが記録される。ECC ブロックには、OPC エリアの場合、最小反転間隔 (いまの場合 3 T) のデータと、最大反転間隔 (いまの場合 1 1 T) のデータが交互に記録される。データエリアにおける ECC ブロックには、本来記録されるべきデータが記録される。

【0 0 2 4】ディスク 1 には、サーボ回路 5 によりタイミングが制御され、前の ECC ブロックのリンクングセクションの一部に、次の ECC ブロックのリンクングセクションの一部が重複して記録されるようになされている。図 3 は、この関係を表している。同図に示すように、各 ECC ブロックの間には、標準的な長さが 8 フレームのリンクングセクションが形成される。この 8 フレームのリンクングセクションの内、約 2 フレームのリンクングセクションは、ECC ブロックの最後尾に付加され、約 7 フレームのリンクングセクションは、ECC ブロックの先頭に付加される。

【0 0 2 5】換言すれば、1 つの ECC ブロックを記録するとき、約 7 フレームのリンクングセクションに続いて、1 ECC ブロックのデータが書き込まれ、それに続いて、約 2 フレームのリンクングセクションが記録される。1 つの ECC ブロックに続いて、次の ECC ブロックが連続して記録される場合には、その間のリンクングセクションのフレーム数は、ちょうど 8 フレームとされる。すなわち、この場合には、前のリンクングセクションと次のリンクングセクションは重複されない。

【0 0 2 6】これに対して、所定のトラックに、既に記録されている ECC ブロックの後方に、新たな ECC ブロックを記録する場合には、リンクングセクションの最後のフレームと先頭のフレームは、その一部が重複するようにデータが記録される。

【0 0 2 7】ECC ブロックの終端には、シンク SY 1 に続いて 1 フレーム分のダミーデータが記録され、さらにその次に、シンク SY 7 に続いて、5 3 バイト \pm x 1 の長さのダミーデータ記録される。この x 1 の値は、- 3 2 から + 3 2 の間の所定の値とされ、乱数により、適宜設定される。従って、最後尾のリンクングセクションの長さは、最小 2 1 (= 5 3 - 3 2) バイトなり、最大 8 5 (= 5 3 + 3 2) バイトとなる。

【0 0 2 8】ECC ブロック N が記録されている状態において、その後方に、新たな ECC ブロック N + 1 を書き込むとき、リンクングセクションの先頭から、最初のシンク SY 2 までの長さは、4 6 \pm x 2 バイトとされる。この x 2 の値も、乱数により、適宜設定される。但し、x 2 の極性と x 1 の極性は逆極性とされる。

【0 0 2 9】リンクングブロックの先頭の位置は、直前の (記録済の) リンキングセクションのシンク SY 7 から 5 3 \pm x 1 - 8 バイトの位置から書き始められる。従

って、直前のリンクングセクションの端部から前方に 8 バイトの長さの領域が、重複してデータが記録される領域とされる。但し、リンクングセクションのデータ書き始めの位置は、± 4 バイトのジッタが許容されているので、この重複記録領域の長さは、最小 4 (= 8 - 4) バイトとなり、最大 12 (= 8 + 4) バイトとなる。前の ECC ブロックのリンクングセクションのシンク SY 7 と、次の ECC ブロックのリンクングセクションのシンク SY 2 の間のフレームの長さは、 $91 (= 53 - 8 + 46) - x1 + x2$ となる。ジッタを含めて考えれば、この長さは、さらに ± 4 バイトの誤差が発生する。

【0030】ECC ブロックの先頭のリンクングセクションの最初のシンク SY 2 の次には、以下、シンク SY 7, SY 3, SY 7, SY 4, SY 7, SY 0 が順次配置され、シンク SY 0 の次から ECC ブロックが配置される。

【0031】APC エリアは、ECC ブロックの先頭のリンクングセクションの先頭から最初のシンク SY 7 までのエリアとされ、この APC エリアの最初の 12 バイト（最大長の重複記録領域）には、後述する図 5 のパターン 1 のデータが記録され、残りのエリアには、パターン 2 のデータが記録される。

【0032】リンクングセクションのその他のエリア、すなわち、ECC ブロックの端部に付加されている、約 2 フレームのリンクングセクション、並びに ECC ブロックの先頭に付加されているリンクングセクションの最初のシンク SY 7 から ECC ブロックの先頭のシンク SY 0 までの 5 フレームのエリアには、4 T の長さの記録マークと、4 T の長さの消去マークが、交互に記録される。

【0033】次に、図 1 の実施の形態の動作について説明する。光ディスク装置にディスク 1 が装着されたとき、コントローラ 7 は、図 4 のフローチャートに示す処理（ディスク 1 の最内周の OPC エリアにテストデータを記録し、これを再生する処理）を実行する。

【0034】すなわち、最初にステップ S 1 において、コントローラ 7 は、LD 11 の出力するレーザ光の強度の調整ステップ数を表す変数 n を 1 に初期設定する。

【0035】次に、ステップ S 2 に進み、コントローラ 7 は、変数 n に対応したパラメータをサーボ回路 6 のレジスタ 6 に設定する。すなわち、このときレジスタ 6 に、I cool_n, I write_n, I erase_n を設定する（いまの場合、n = 1 である）。I cool_n は、LD 11 にクーリング期間の強度のレーザ光を発生させるための LD 11 の駆動電流（駆動電圧）の値を表している。このクーリング期間のレーザ光の強度は、図 5 (A) と図 6 (A) において、文字 C で表されている。

【0036】I write_n は、次式で表される。

$$I write_n = I cool_n + \Delta CW_n$$

【0037】I write_n は、LD 11 にデータを記録するときの強度（図 5 (A) と図 6 (A) において文字 W

で示す強度）のレーザ光を発生させるための駆動電流（駆動電圧）の値を表している。上式における ΔCW_n は定数であり、I write_n と I cool_n との差に対応しており、I write_n としては、I cool_n に ΔCW_n を加算した値が設定される。

【0038】I erase_n は、LD 11 にデータを消去させるときの強度（図 5 (A) と図 6 (A) において文字 E で示す強度）のレーザ光を発生させるとき、供給される駆動電流（駆動電圧）の値を意味しており、次式で表される。

$$I erase_n = I cool_n + \Delta CE_n$$

【0039】上式における ΔCE_n は定数であり、I erase_n には、この定数を I cool_n に加算した値が設定される。

【0040】その詳細は後述するが、これらの値は、後述する図 11 に示す APC 回路 41-i のレジスタ 61 に設定される。また、いまの場合 n = 1 であるから、これらの値には、最も小さい値が設定される。

【0041】次に、ステップ S 3 に進み、コントローラ 7 は、サーボ回路 5 を制御し、書き込み動作を ECC ブロック単位で実行させる。

【0042】すなわち、サーボ回路 5 は、LDD 21 を制御し、LD 11 のクーリング期間のレーザ光の強度 C を設定値 I cool_1 で規定し、データを記録するときの強度 W を設定値 I write_1 で規定し、データを消去するときの強度 E を設定値 I erase_1 で規定するように制御する。

【0043】また、コントローラ 7 は、図 3 に示すように、APC エリアの最初の 8 バイトの区間においては、図 5 に示すパターン 1 のデータを発生し、APC エリアの残りの区間においては、図 6 に示すパターン 2 のデータを発生し、信号エンコード回路 8 に供給する。信号エンコード回路 8 は、入力されたデータを対応する書き込み信号に変換し、LDD 21 に供給する。図 5 に示すように、パターン 1 は、最小反転間隔 (3 T) の長さのマーク（記録マーク）、最小反転間隔の長さのマーク（消去マーク）、および、最大反転間隔 (11 T) の長さの無信号区間が繰り返されるパターンとされている。これに対して、図 6 に示すパターン 2 は、最小反転間隔のマーク（記録マーク）と最大反転間隔のマーク（消去マーク）が繰り返されるパターンとされている。

【0044】LD 11 より所定の強度のレーザ光が発生されると、このレーザ光は、コリメータレンズ 12 で平行光に変換され、ビームスプリッタ 13 を介して対物レンズ 14 に入射され、そこで収束されてディスク 1 に照射される。その結果、ディスク 1 の OPC エリア中の APC エリアには、パターン 1 またはパターン 2 に対応するマークが形成される。

【0045】3 T の期間のマーク（記録マーク）を記録した後、3 T の期間のマーク（消去マーク）を記録する

には、原理的には、3 Tの書き込み期間中、0.5 Tの期間、強度Wであり、次の0.5 Tの期間、強度Cである光パルスを3個発生することで、3 Tの記録マークを記録することができる。また、3 Tの消去期間、強度Eのレーザ光を出力することで、3 Tの期間の消去マークを形成することができる。しかしながら、強度Wのレーザ光が照射されると、ディスク1が熱をもち、それが冷却されるのに時間がかかることになる。そこで、実際には、図5 (A)に示すように、レーザ光の強度は、最初に0.5 Tの期間、強度Wとし、次の0.5 Tの期間、強度Cとし、次の0.5 Tの期間、強度Wとし、次の1 Tの期間、強度Cとし、次の3.5 Tの期間、強度Eとすることにより、図5 (E)に示すように、3 Tの記録マークと3 Tの消去マークを相変化により記録することができる。

【0046】次の1 Tの期間は、レーザ光の強度が、強度Cとされる。この強度Cは、データを読み出すときの強度Rよりは強度が大きい、ディスク1にはマークが記録もされないし、また、既に記録されているマークが消去もされない程度の強度となっている。従って、1 Tの期間は、記録マークも消去マークも記録しない無記録領域となる。

【0047】LD11が出射したレーザ光の一部は、ビームスプリッタ13で反射され、レンズ15を介してPD16に入射される。従って、PD16は、LD11が実際に出射したレーザ光の強度に対応する信号を出力する。この信号が、電流電圧変換回路17により電圧信号変換され、サーボ回路5に供給される。サーボ回路5は、図5 (B)に示すように、1 Tの長さのクーリング期間が開始してから1 Tの期間が経過した後、クーリング期間が終了するまでの間、LD11の出射するレーザ光の強度(PD16が出力する値I_{pcool})が、ステップS2で設定した設定値I_{cool_1}に一致するようにAPC(サーボをかける)。

【0048】また、強度Eが設定されてから、1 Tの期間が経過した後、強度Eの消去期間が終了するまでの間、図5 (C)に示すように、LD11の出射するレーザ光の強度(PD16が出力する値I_{perase_1})が、ステップS2で、リファレンスレジスタ61に設定した値I_{erase_1}に一致するように、APCサーボがかけられる。

【0049】さらに、図5 (D)に示すように、強度Wのレーザ光が発生されるようになってから1 Tの期間が経過したときから(2回目の強度Wの光が発生されるタイミングで)、1 Tの期間、LD11の出射するレーザ光の強度(PD16の出力する値I_{pwrite_1})が、ステップS2で設定された値I_{write_1}に一致するように、APCサーボがかけられる。

【0050】図5 (E)に示すように、ECCブロックが、前のECCブロックに重複して書き込まれる可能性が

ある区間においては、無記録領域が形成される。この無記録領域においては、データが2重には書き込まれないことになる。また、無記録領域の長さは1 Tの長さであり、24フレームのデータ記録領域における最大反転間隔と等しい長さであり、規格上データとして存在することが許容されている最大の長さである。従って、それだけ重複してデータが書き込まれる領域におけるディスク1の書き込み回数を減らすことができる。その結果、それだけ、ディスク1の損傷を抑制することができる。

【0051】一方、APCエリアの残りの区間においては、図6 (E)に示すように、3 Tの区間の記録マークと、1 Tの区間の消去マークが、交互に記録される。原理的には、このためには、0.5 Tの期間、強度Wで、次の0.5 Tの期間、強度Cとなる光パルスを3個発生して3 Tの記録マークを形成し、1 Tの期間、強度Eとなるレーザ光を発生して消去マークを形成すれば良いのであるが、実際には、上述したように、光ディスク1の蓄熱効果を考慮する必要がある。そこで、図6 (A)に示すように、0.5 Tの期間、強度Wで、次の0.5 T期間、強度Cとなるパルスを2個発生した後、1 Tの期間、強度Eとなるように制御する。これにより、図6 (E)に示すように、3 Tの長さの記録マークと1 Tの長さの消去マークを記録することができる。

【0052】このパターン2を記録する区間においては、図6 (C)に示すように、強度Eの光が発生してから1 Tの期間が経過した後、強度Eの光が継続して発生されている間(強度Eから強度Wに強度が変更されるまでの間)、LD11の出射したレーザ光の強度(PD16の出力値I_{perase_1})が、ステップS2で設定した設定値I_{erase_1}と等しくなるようにAPCサーボがかけられる。また、図6 (D)に示すように、2回目の強度Wの光が発生してから1 Tの期間、LD11の出力するレーザ光の強度(PD16の出力I_{pwrite_1})が、ステップS2で設定した設定値I_{write_1}と等しくなるようにAPCサーボがかけられる。

【0053】図6 (B)に示すように、クーリング期間のAPC動作は行われず、パターン1の区間におけるクーリング期間の強度CのAPCサーボの結果が、そのままホールドされる。

【0054】なお、図5と図6に示すように、APC動作の開始のタイミングを1 Tだけ遅延させているのは、動作が安定した後、APC動作を実行するようにするためである。

【0055】APCエリアが終了した後、続く24フレームのデータ記録領域においては、3 Tの記録マークと1 Tの消去マークがテストデータとして交互に記録される。なお、この24フレームのデータ記録領域においては、APC制御は行われず、APCエリアの最後のクーリング期間、書き込み期間、または消去期間の強度が、そのままホールドされる(但し、書き込み期間と消去期間

11

においては、APC動作を行うようにしても良い。

【0056】なお、以上のようにして、1 ECCブロック分のデータが記録されたとき、記録完了直前のPD16の出力I_{pcool_1}がサーボ回路5のレジスタ6に保持される。

【0057】次に、ステップS4に進み、変数nが8であるか否かが判定される。いまの場合、n=1であるため、ステップS5に進み、変数nが1だけインクリメントされて、n=2とされる。

【0058】次に、ステップS2に戻り、コントローラ7は、サーボ回路5のリファレンスレジスタ61に、n=2に対応する設定値I_{cool_2}、I_{write_2}、I_{erase_2}を設定する。これらの値は、n=1における場合より、若干大きい値とされている。

【0059】そして、ステップS3に進み、上述した場合と同様の書き込み動作が実行される。

【0060】このような書き込み動作が、ステップS4において、n=8になったと判定されるまで繰り返し実行される。すなわち、この例の場合、8個の異なるリファレンスデータに対応する書き込み動作が行われることになる。

【0061】図7は、以上のようにして、ECCブロック(n)と、次のECCブロック(n+1)のデータが書き込まれる様子を表している。

【0062】図7(B)に示すように、リファレンスレジスタに設定される値は、図7(A)のECCブロック(n)においては、nに対応する値であり、ECCブロック(n+1)においては、(n+1)に対応する値である。

【0063】図7(C)に示すように、パターン1の区間においては、強度C、強度Eおよび強度Wのすべての強度において、APC動作が実行されるが、パターン2の区間においては、強度Cについてはホールドされ、強度Eと強度WについてだけAPC動作が実行される。5フレームのリンクングセクションと次のECCブロックにおいては、すべての強度についてホールドされる。

【0064】その結果、図7(D)に示すように、LD11の強度Cのレベルは、パターン1の区間において、ステップS2で設定された値に、調整される。

【0065】これに対して、図7(E)と(F)に示すように、強度Eと強度WのLD11のレベルは、パターン1の区間においては、ステップS2で設定した強度に対応した値に充分調整することができない。これは、図5に示すように、強度Eと強度WについてのAPC区間が、強度CのAPC区間に較べて、極めて短いためである。

【0066】そこで、図6に示すように、パターン2においては、強度Eと強度WのAPC動作の総合的な時間が長くなるようにしている。その結果、図7(E)と(F)に示すように、パターン2の区間において、強度

12

Eと強度WのLD11の強度を、ステップS2で設定した強度に調整することができる。

【0067】図7(G)は、ECCブロック(n)のパターン2のAPC動作が終了したタイミングにおいて、PD16の出力する値I_{pcool_n}をレジスタに記憶させることを示している。また、図7(H)は、ECCブロック(n+1)のパターン2のAPC動作が終了したタイミングにおいて、PD16の出力する値I_{pcool_{n+1}}がレジスタに記憶させることを示している。なお、このとき、必要に応じて、ΔCW_nとΔCE_nをレジスタに記憶させるようにしても良い。

【0068】図4の処理例の場合、n=8であるから、8個のECCブロックについての処理結果が、8個のレジスタ6に保持される。

【0069】図4に戻って、以上のようにして、8個のECCブロックについてのテストデータの書き込みが終了すると、次に、ステップS6に進み、コントローラ7は、サーボ回路5を制御し、再生用のレーザ光の強度Rを設定するためのリファレンスレジスタへの設定値I_{read}として、I_{read_default}を設定する。このI_{read_default}は、予めコントローラ7にデフォルトとして設定された値である。サーボ回路5は、PD16の出力I_{pread}をモニタし、LD11の射出するレーザ光の強度(PD16の出力I_{pread})が、サーボ回路5のレジスタ6のリファレンスレジスタに保持した設定値I_{read}に等しくなるようにAPCサーボをかける。

【0070】そして、コントローラ7は、ステップS3で書き込み動作を行った8個のECCブロックのデータを再生させる。

【0071】ディスク1で反射されたレーザ光は、対物レンズ14を介してビームスプリッタ13に入射され、そこで反射された後、レンズ18で収束され、PD19に入射される。PD19より出力された電流信号は、電流電圧変換回路20で電圧信号に変換され、サーボ回路5に供給される。サーボ回路5は、この入力を用いて、ステップS7以降の評価処理を実行する。また、サーボ回路5は、各ECCブロックのデータを読み出すとき、PD16が出力する信号I_{pread}をI_{read_opc}としてレジスタ6に記憶する。

【0072】ステップS7において、サーボ回路5は、最初の(n=1)の変化率(後述する)を最良変化率として初期設定する。すなわち、m=1と初期設定する。

【0073】次にステップS8に進み、サーボ回路5はn=2とする。さらに、サーボ回路5はステップS9において、n(いまの場合、n=2)の変化率が最良変化率(n=1の変化率)より良好であるか否かを判定する。ここで、変化率とは、24フレームのデータエリア中に記録した3Tの長さの記録マークの信号レベルA₃と、11Tの長さの消去マークの信号レベルA₁₁の比(A₃/A₁₁)の変化率を意味する。この変化率は、図

13

8に示すように、nの値が1から8に順に大きくなるに従って徐々に大きくなり、ピークを呈した後、再び減少する。ここでは、変化率がピークになった後、ピークより小さくなった変化率を最良の変化率として検出するものとする。

【0074】ステップS9において、n（いまの場合、 $n=2$ ）の変化率が、最良の変化率（いまの場合、 $n=1$ の変化率）より良好であると判定された場合、ステップS10に進み、nの変化率を最良変化率に代入する。すなわち、 $m=n$ とする（いまの場合、 $m=2$ とする）。ステップS9において、nの変化率が最良の変化率より良好ではないと判定された場合、ステップS10の処理はスキップされる。

【0075】そして、ステップS11において、 $n=8$ になったか否かが判定され、 $n=8$ でなければステップS12に進み、nが1だけインクリメントされ、再び、ステップS9に戻り、それ以降の処理が繰り返し実行される。

【0076】以上のようにして、ステップS11において、 $n=8$ であると判定された場合、ステップS13に進み、Icool_initにIcool_mが設定される。また、 ΔCE_init に ΔCE_m が設定され、 ΔCW_init に ΔCW_m が設定される。

【0077】以上のようにして、OPCエリアに、LD11の強度を異なる値に調整しながらテストデータを記録し、これを再生することで、最適なLD11の強度C（Icool_init）、強度E（Ierase_init=Icool_init+ ΔCE_init ）、および強度W（Iwrite_init=Icool_init+ ΔCW_init ）が得られたことになる。

【0078】次に、ディスク1に対して本来のデータの書き込みが指令された場合、図9のフローチャートに示す処理が実行される。サーボ回路5は、最初にステップS31において、クーリング期間のAPC動作を制御するためのリファレンスレジスタの設定値Icoolに、図4のステップS13で取得した値Icool_initを設定する。また、消去期間をAPC制御するためのリファレンスレジスタの設定値Ieraseに、Icool_initに、ステップS13で取得した値 ΔCE_init を加算した値（Icool_init+ ΔCE_init ）を設定する。さらに、書き込み期間のAPC動作を制御するリファレンスレジスタの設定値Iwriteに、Icool_initに、図4のステップS13で求めた値 ΔCW_init を加算した値を設定する。

【0079】次に、ステップS32に進み、コントローラ7は、データエリア中のAPCエリアの重複記録領域でパターン1のデータを発生し、信号エンコード回路8で書き込み信号に変換させる。LDD21は、この書き込み信号に対応してLD11を制御し、所定の強度のレーザ光を射出させる。このとき、サーボ回路5は、クーリング期間、消去期間、および書き込み期間のいずれの場合においても、上述したAPC動作を実行させる。すなわ

14

ち、クーリング期間、消去期間、または書き込み期間において、PD16が出力する信号Ipcool、Iperase、Ippwriteが、ステップS31で設定した値Icool、Ierase、Iwriteと等しくなるようにAPCサーボがかけられる。

【0080】ステップS33においては、APCエリアのその他の期間において、コントローラ7は、パターン2のデータを発生し、信号コード回路8に、これを書き込み信号に変換させる。また、サーボ回路5は、クーリング期間のとき、APC回路をホールド状態とし、消去期間、または書き込み期間のとき、APC動作を実行させる。

【0081】ステップS34においては、コントローラ7は、データ記録領域に書き込むデータを発生する。このデータは、信号エンコード回路8で、書き込み信号に変換され、LDD21に供給される。LDD21は、このデータに対応してLD11を制御し、記録データに対応する強度のレーザ光を発生させる。また、このとき、サーボ回路5は、クーリング期間、消去期間、および書き込み期間のいずれの場合においても、APC回路（図11を参照して後述する）をホールド状態にさせる。あるいはまた、消去期間と書き込み期間においてのみ、APC動作を実行させるようにしても良い。

【0082】次に、ディスク1のデータエリアに記録されたデータの再生が指令された場合、図10のフローチャートに示す処理が実行される。最初にステップS41において、サーボ回路5は、再生用のAPC回路（後述する図11のAPC回路41-2）のリファレンスレジスタ61の設定値Ireadに、予め用意されている値Iread_defaultを設定する。そして、ステップS42において、読み出し動作が実行される。すなわち、このとき、サーボ回路5は、PD16の出力する値Ipreadが、ステップS41でリファレンスレジスタに設定された値Ireadと一致するように、APCサーボをかける。またこのとき、PD19が出力する再生信号が、電圧変換回路20で電圧信号に変換された後、信号再生復号回路4に供給される。信号再生復号回路4は、入力された信号を復号し、コントローラ7に出力する。コントローラ7は、入力された再生データを図示せぬホストコンピュータに出力する。

【0083】ステップS43においては、サーボ回路5は、PD16が出力する値Ipreadとリファレンスレジスタに設定されている値Ireadの差の絶対値が、予め設定されている基準値Refより大きいのか否かを判定する。両者の差の絶対値が、基準値Refより大きくないと判定された場合、ステップS44に進み、読み出し動作が終了したと判定されるまで待機し、読み出し動作が終了した場合、処理が終了される。

【0084】ステップS43において、Ireadの値とIpreadの値の差の絶対値が、基準値Refより大きいと判定

された場合、ステップ S 45 に進み、読み出し動作が終了するまで待機した後、読み出し動作が終了したとき、ステップ S 46 において、サーボ回路 5 は、フォーカスサーボをオフさせる。そして、ステップ S 47 において、サーボ回路 5 は、読み出し動作時に、ステップ S 41 で初期設定する値 $I_{read_default}$ に、図 4 のステップ S 6 において、OPC エリアに書き込まれたデータを再生するとき設定した値 I_{read_opc} の値を設定する。この I_{read_opc} は、OPC エリアにおいて、実際にデータを読み出し、最適な結果が得られた場合の値であるから、光ディスク装置の使用環境の変化などに起因して、LD 11 の駆動電流と、実際に発生する光量との関係が変化したような場合にも、この調整により、適切な再生光量を得ることが可能となる。

【0085】図 11 は、サーボ回路 5 に含まれる APC 回路の構成例を表している。この構成例においては、APC 回路 41-1 が、クーリング期間における APC 動作を実行し、APC 回路 41-2 が、再生（読み出し）期間における APC 動作を実行し、APC 回路 41-3 が、消去期間における APC 動作を実行し、APC 回路 41-4 が、書き込み期間における APC 動作を実行するようになされている。これらの APC 回路 41-1 乃至 41-4 には、PD 16 の出力する電流信号が、電流電圧変換回路 17 で電圧信号に変換された後、バッファアンプ 42 を介して入力されている。

【0086】APC 回路 41-1 においては、バッファアンプ 42 より供給された信号が、スイッチ 51 を介してホールド回路 52 に供給されている。ホールド回路 52 は、抵抗 53 とコンデンサ 54 により構成されている。ホールド回路 52 の出力は、バッファアンプ 55 と抵抗 56 を介して積分器 60 を構成する演算増幅器 57 の反転入力端子に供給されている。積分器 60 の反転入力端子にはまた、リファレンスレジスタ 61 の出力が、D/A 変換器 62 により D/A 変換された後、合成用の抵抗 63 を介して入力されている。

【0087】演算増幅器 57 の出力は、抵抗 58 とコンデンサ 59 の並列回路を介して反転入力端子に接続されている。演算増幅器 57 の非反転入力端子は接地されている。

【0088】演算増幅器 57 の出力はまた、抵抗 70 を介して演算増幅器 68 の非反転入力端子に接続されている。演算増幅器 68 の非反転入力端子は、抵抗 71 を介して接地されている。演算増幅器 68 の出力はまた、8 個のスイッチ 72 と抵抗 73 を介して演算増幅器 57 の反転入力端子に接続されている。また、演算増幅器 68 の出力は、抵抗 69 を介して、その反転入力端子に接続されている。

【0089】演算増幅器 57 の出力は、A/D 変換器 64 により A/D 変換された後、レジスタ 65-1 に供給されている。レジスタ 65-1 の出力は、D/A 変換器

66 で D/A 変換された後、抵抗 67 を介して演算増幅器 68 の反転入力端子に接続されている。レジスタ 65-1 の出力はまた、8 個のレジスタ 65-2 乃至 65-9 に接続され、レジスタ 65-2 乃至 65-9 のいずれかの出力が、さらにレジスタ 65-1 にロードできるようになされている。

【0090】演算増幅器 57 の出力は、LDD 21 のクーリング期間用の定電流回路 31-1 に供給されている。定電流回路 31-1 は、演算増幅器 57 の出力に対応する定電流を発生し、スイッチ 32-1 を介して LD 11 を駆動するようになされている。

【0091】図示は省略するが、APC 回路 41-2 乃至 APC 回路 41-4 も、APC 回路 41-1 と同様に構成されている。APC 回路 41-2 の出力は、再生期間用の定電流回路 31-2 に供給され、APC 回路 41-3 の出力は、消去期間用の定電流回路 31-3 に供給され、APC 回路 41-4 の出力は、書き込み期間用の定電流回路 31-4 に供給されている。定電流回路 31-2 の出力は、再生期間時にオンとされるスイッチ 32-2 を介して LD 11 に供給されており、定電流回路 31-3 の出力は、消去期間時にオンとされるスイッチ 32-3 を介して LD 11 に供給されており、また、定電流回路 31-4 の出力は、書き込み期間時にオンとされるスイッチ 32-4 を介して LD 11 に供給されている。

【0092】次に、その動作について説明する。OPC エリアにおけるデータ記録時、レジスタ 61 には、上述した I_{cool_1} が逆極性で設定される。PD 16 がクーリング期間において出力する信号 I_{pcool_1} は、バッファアンプ 42 を介して APC 回路 41-1 に供給される。スイッチ 51 は、ホールド動作を実行するときオフされ、APC 動作を実行するときオンされる。スイッチ 51 がオンされているとき、バッファアンプ 42 を介して入力された信号は、平滑回路 52、バッファアンプ 55、および抵抗 56 を介して積分器 60 に入力される。この積分器 60 には、レジスタ 61 に設定されている値 $-I_{cool_1}$ が、D/A 変換器 62 で D/A 変換された後、抵抗 63 を介して入力されている。従って、積分器 60 で、 I_{pcool_1} と $-I_{cool_1}$ の差が積分され、その出力が、A/D 変換器 64 で A/D 変換された後、レジスタ 65-1 に供給され、保持される。このデータはさらにレジスタ 65-2 に転送、保持される。

【0093】以下同様に、 $n=2$ 乃至 $n=8$ のとき、レジスタ 61 に、 I_{cool_2} 乃至 I_{cool_8} が記憶され、それぞれのときのレジスタ 65-1 の出力が、レジスタ 65-3 乃至 65-9 に転送、保持される。

【0094】OPC エリアにおいて、8 個のサンプリング値が、レジスタ 65-2 乃至 65-9 に保持された状態になった後、最良の値がレジスタ 65-2 乃至 65-9 のうちのいずれかからレジスタ 65-1 に転送され、保持される。

【0095】そして、その後、例えば、データエリアにおける記録を最初に開始するタイミングにおいて、スイッチ72がオンされる。レジスタ65-1に保持されている値が、D/A変換器66でD/A変換された後、演算増幅器68の反転入力端子に入力される。演算増幅器68の非反転入力端子には、積分器60の出力が供給されている。従って、演算増幅器68で両者の差が演算され、その差がスイッチ72、抵抗73を介して演算増幅器57の反転入力端子に入力される。これにより、積分器60のコンデンサ59が、チャージアップされるとともに、積分器60の出力（演算増幅器57の出力）が、レジスタ65-1に保持されている値（D/A変換器66でD/A変換された値）に等しくなるようにサーボがかかる。

【0096】このようにして、積分器60の出力が、所定の値に一旦設定された後、スイッチ72がオフされる。従って、以後、バッファアンプ42から入力される信号と、レジスタ61に逆極性で保持されている基準値との差が積分器60で積分され、その出力が定電流回路31-1に供給され、所定の値の定電流が出力される。その出力が、スイッチ32-1を介してLD11に供給され、LD11が、レジスタ65-2乃至65-9に保持されている値のうち、最適な値で駆動される。

【0097】このようにして、LD11のクーリング期間における強度Cが、レジスタ61に設定した値I_{cool}に等しくなるように、APCサーボがかかる。また、ワールド動作時、スイッチ51がオフされ、オフ直前のバッファ42の出力がコンデンサ54に保持され、その保持された値でサーボが実行される。

【0098】APC回路41-2乃至41-4においても同様の動作が実行される。

【0099】図11の例においては、APC回路41-1における積分器60をアナログ的に構成するようにしたが、デジタル的に構成することも可能である。図12は、この例を表している。なお、図12においてはAPC回路41-4の構成だけを示しているが、他のAPC回路41-2乃至41-4も同様に構成される。

【0100】図12の構成例においては、平滑回路52の出力が、A/D変換器91でA/D変換された後、レジスタ92に供給され、保持される。レジスタ92の出力は、減算器94に供給されるとともに、レジスタ93に保持され、遅延された後、減算器94に供給される。従って、減算器94でオフセット成分がキャンセルされる。

【0101】減算器94の出力が、レジスタ95に供給され、保持される。レジスタ95の出力は、減算器96に供給され、レジスタ61に保持されている基準値が減算される。減算器96の出力が、レジスタ97に供給され、保持される。レジスタ97の出力は、さらに、後段のレジスタ98に供給されるとともに、ビットシフト9

9に供給され、ビットシフトされた後、レジスタ65-1に供給される。レジスタ65-1にはまた、レジスタ98に保持されているデータが、ビットシフト100でビットシフトされた後、供給される。

【0102】レジスタ65-1は、その出力、またはその出力をビットシフト101でビットシフトしたデータ、ビットシフト100の出力、またはビットシフト99の出力のいずれかを保持し、それを出力する。以上のレジスタ97、98、65-1、ビットシフト99、100、101により、デジタル的な積分器が構成されている。

【0103】レジスタ65-1の出力はまた、D/A変換器102でD/A変換された後、定電流回路31-1に供給される。

【0104】以上においては、光ディスクを例として本発明を説明したが、本発明は光ディスク以外の情報記録媒体に光学的に情報を記録する場合にも適用することが可能である。

【0105】また、上記した各種の処理を実行するプログラムは、磁気ディスク、CD-ROMなどの記録媒体よりなる伝送媒体によりユーザに提供するほか、ネットワークなどの伝送媒体を介してユーザに提供し、磁気ディスク、固体メモリなどの記録媒体に伝送し、記録させ、利用させるようにすることも可能である。

【0106】

【発明の効果】以上の如く、請求項1に記載の情報記録再生装置、請求項5に記載の情報記録再生方法、および請求項6に記載の伝送媒体によれば、少なくとも情報が重複して記録される領域に、情報を記録した第1の領域、情報を消去した第2の領域、および情報が記録も消去もされない第3の領域を形成するように、光の強度を制御するようにしたので、情報が重複して記録される領域の記録回数が、他の領域に較べ多くなるのを抑制し、その損傷を抑制することが可能となる。

【図面の簡単な説明】

【図1】本発明の情報記録再生装置を応用した光ディスク装置の構成例を示すブロック図である。

【図2】図1のディスクのフォーマットを説明する図である。

【図3】ECCブロックのデータ重複記録領域を説明する図である。

【図4】OPCエリアにおける処理を説明するフローチャートである。

【図5】パターン1のフォーマットを説明する図である。

【図6】パターン2のフォーマットを説明する図である。

【図7】連続する2つのECCブロックの書き込みを説明するタイミングチャートである。

【図8】最良変化率を説明する図である。

【図9】データエリアにデータを書き込む場合の処理を説明するフローチャートである。

【図10】データエリアからデータを読み出す場合の動作を説明するフローチャートである。

【図11】APC回路の構成例を示す回路図である。

【図12】APC回路の他の構成例を示す回路図である。

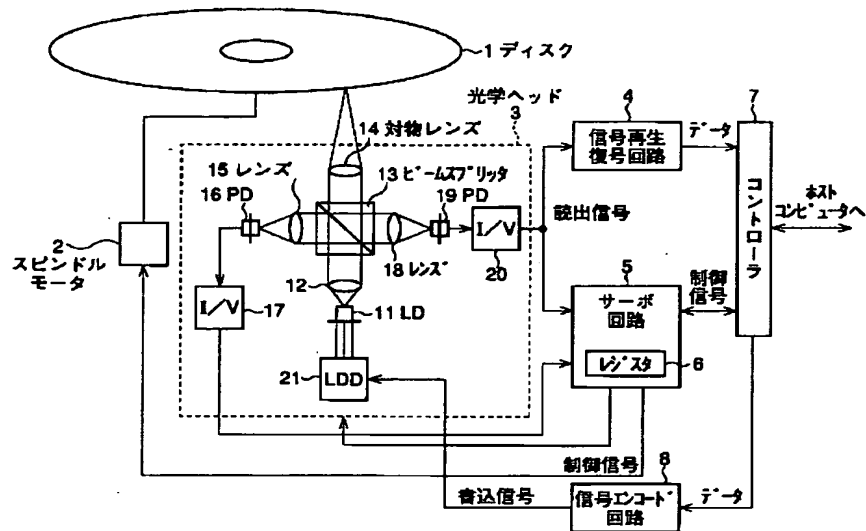
【図13】従来のAPC領域におけるデータの記録状態を

説明する図である。

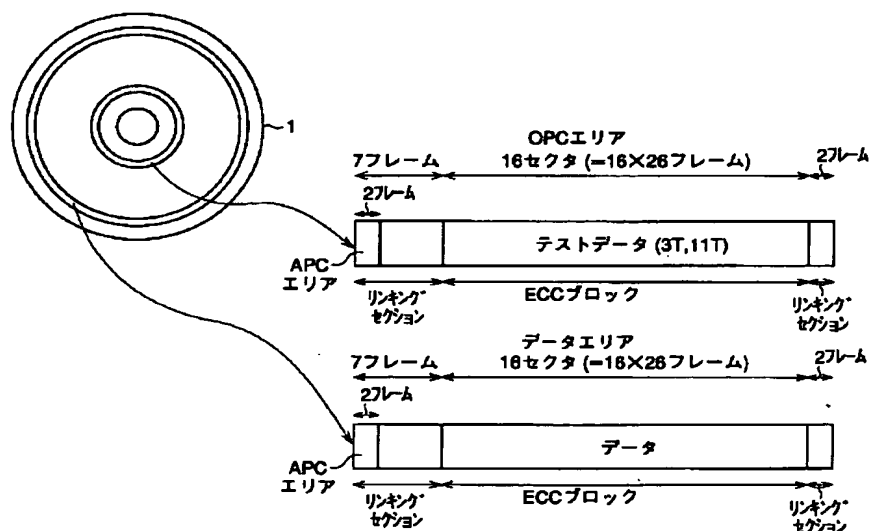
【符号の説明】

1 ディスク, 3 光学ヘッド, 5 サーボ回路, 6 レジスタ, 7 コントローラ, 8 信号エンコード回路, 11 レーザダイオード, 14 対物レンズ, 16 ホトダイオード, 21 レーザダイオード駆動回路

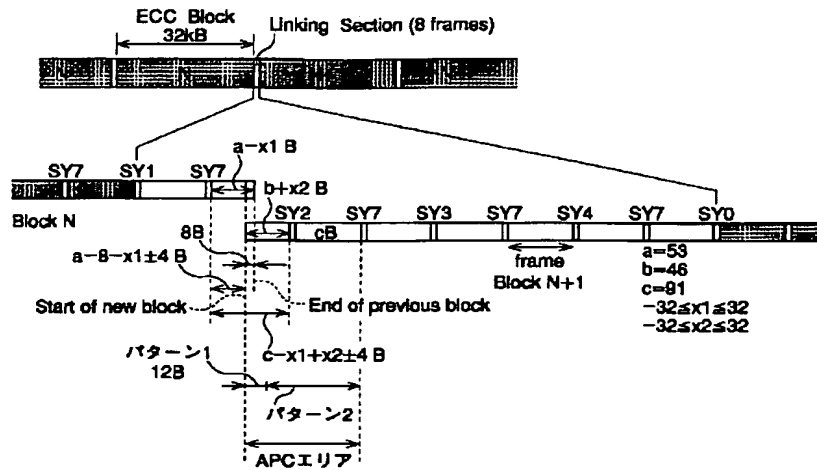
【図1】



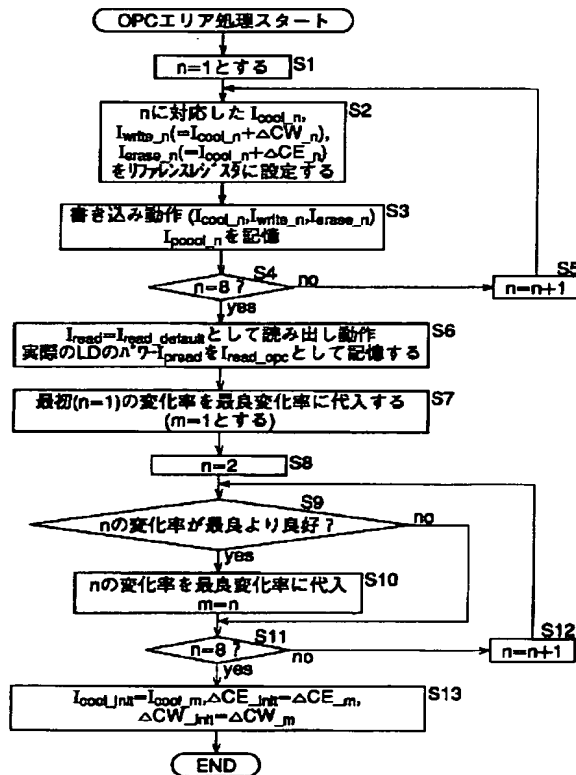
【図2】



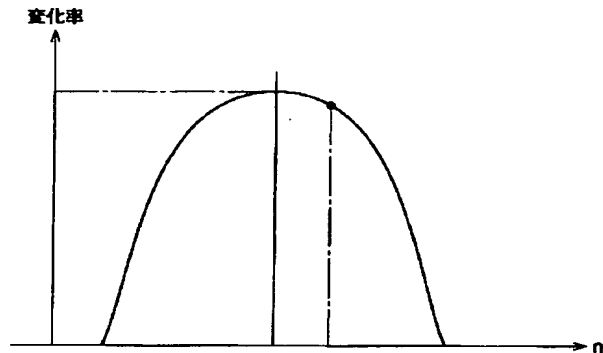
【図3】



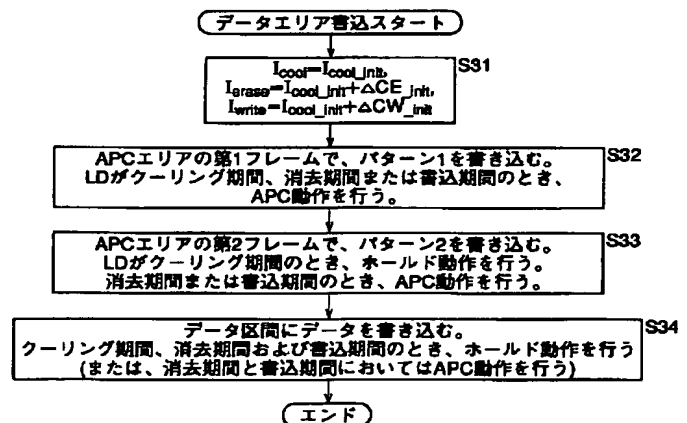
【図4】



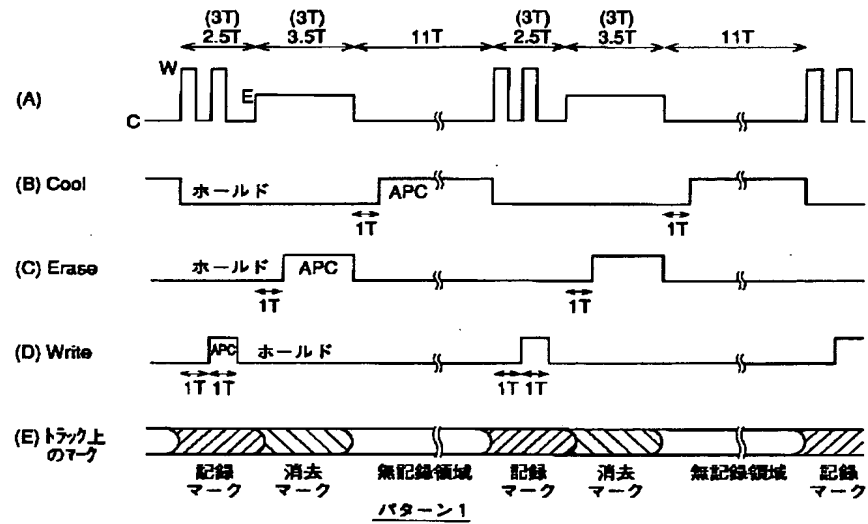
【図8】



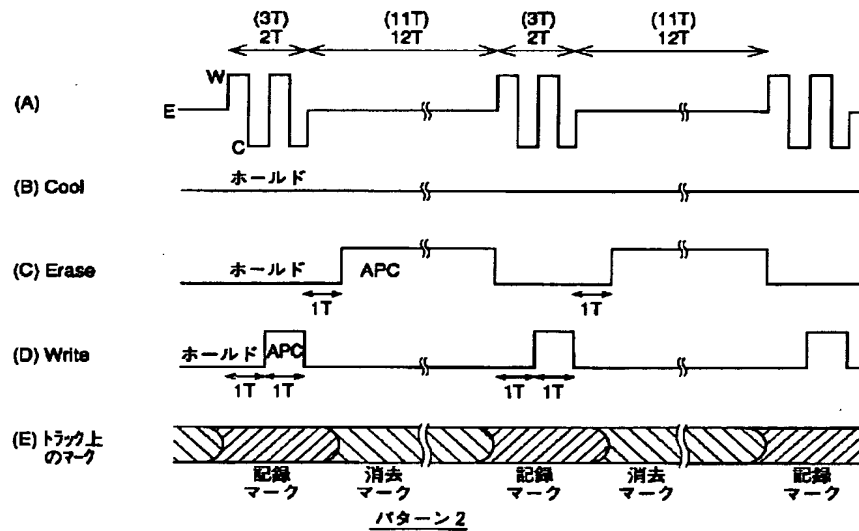
【図9】



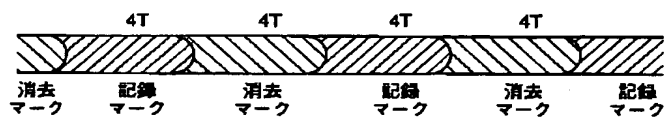
【図 5】



【図 6】



【図 13】



Timing diagram for ECC7* data transfer. The diagram shows a sequence of operations: H* transfer (H*ター-ン), ECC7* data transfer (ECC7*データ), and H* transfer (H*ター-ン). The operations are divided into two groups: (A) and (B). Group (A) shows the first H* transfer and ECC7* data transfer. Group (B) shows the second H* transfer and ECC7* data transfer. The diagram includes signals for cool, erase, and write, and shows the state of the ECC7* data transfer.

(A) H*ター-ン1, H*ター-ン2, ECC7*データ(n), H*ター-ン1, H*ター-ン2, ECC7*データ(n+1)

(B) H*ター-ン1, H*ター-ン2, ECC7*データ(n), H*ター-ン1, H*ター-ン2, ECC7*データ(n+1)

(C) coolはapc, coolはhold, coolはhold, coolはapc, coolはhold, coolはhold
 eraseはapc, eraseはapc, eraseはhold/apc, eraseはapc, eraseはapc, eraseはhold/apc
 writeはapc, writeはapc, writeはhold/apc, writeはapc, writeはapc, writeはhold/apc

(D) cool

(E) erase

(F) write

(G) I_{pool}, ECC7*データ

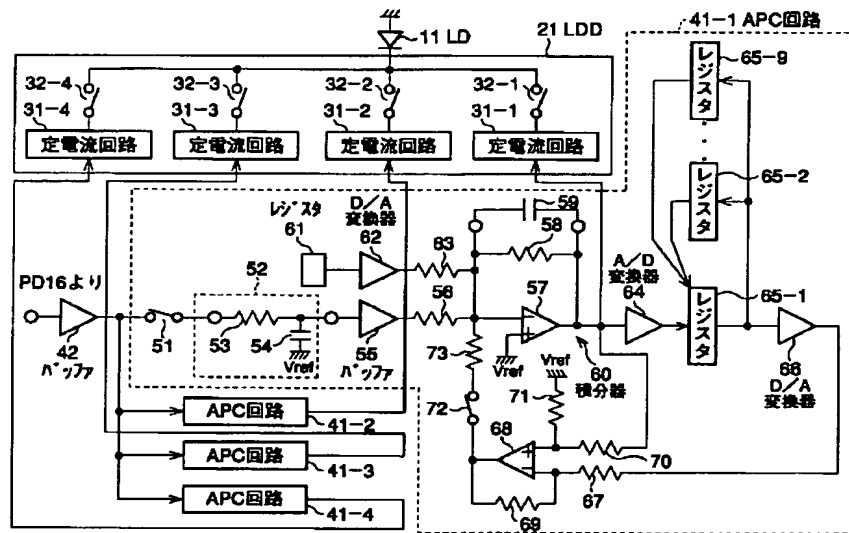
(H) I_{pool, n+1}, ECC7*データ

```

graph TD
    Start([データエリア読出スタート]) --> S41[Iread ← Iread_default S41]
    S41 --> S42[読み出し S42]
    S42 --> S43{Iread - Iread > Ref? S43}
    S43 -- yes --> S45{読み出し終了? S45}
    S43 -- no --> S44{読み出し終了? S44}
    S45 -- yes --> S46[フォーカスサーボオフ S46]
    S45 -- no --> S44
    S46 --> S47[Iread_default ← Iread_cpo とする S47]
    S47 --> S44
    S44 -- yes --> End([エンド])
    S44 -- no --> S43

```

【図11】



フロントページの続き

(72)発明者 野本 忠明
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内